

12.01.01

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

JP01/110

REC'D 02 MAR 2001

WIPO PCT

#3.

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

2000年 1月12日

出願番号
Application Number:

特願2000-003970

出願人
Applicant(s):

株式会社アドバンテスト

KU

By
D. M. C.
2/26/00

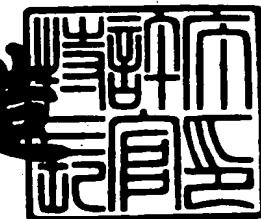
**PRIORITY
DOCUMENT**

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2001年 2月16日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3007255

【書類名】 特許願
【整理番号】 99097
【提出日】 平成12年 1月12日
【あて先】 特許庁長官 殿
【国際特許分類】 H03H
【発明の名称】 定電圧電源回路および定電圧電源回路基板
【請求項の数】 39
【発明者】
【住所又は居所】 東京都練馬区旭町1丁目32番1号株式会社アドバンテスト
【氏名】 橋本 好弘
【特許出願人】
【識別番号】 390005175
【氏名又は名称】 株式会社アドバンテスト
【代理人】
【識別番号】 100104156
【弁理士】
【氏名又は名称】 龍華 明裕
【電話番号】 (03)5366-7377
【手数料の表示】
【予納台帳番号】 053394
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 定電圧電源回路および定電圧電源回路基板

【特許請求の範囲】

【請求項1】 負荷に対して電圧を印加する演算増幅器と出力電圧を前記演算増幅器に帰還させる帰還回路とを有する定電圧印加回路、前記定電圧印加回路および前記負荷の間に設けられた第1インダクタンス部材並びに、

前記第1インダクタンス部材と前記負荷との間に一端が接続され、定電位部に他端が接続される第1バイパスコンデンサ、を備えることを特徴とする定電圧電源回路。

【請求項2】 前記第1バイパスコンデンサから前記負荷までのインダクタンスが、前記定電圧印加回路から前記負荷までのインダクタンスよりも小さいことを特徴とする請求項1に記載の定電圧電源回路基板。

【請求項3】 前記第1インダクタンス部材と並列に接続する第1抵抗器を有することを特徴とする請求項1に記載の定電圧電源回路。

【請求項4】 それぞれの一端が互いに接続された第2抵抗器、第2インダクタンス部材および第2バイパスコンデンサを有する補償回路をさらに備え、

前記第2抵抗器の他端が前記第1インダクタンス部材の前記定電圧印加回路側へ接続され、前記第2インダクタンス部材の他端が前記第1インダクタンス部材の前記負荷側へ接続され、前記第2バイパスコンデンサの他端が定電位部に接続されていることを特徴とする請求項1に記載の定電圧電源回路。

【請求項5】 前記第2バイパスコンデンサから前記負荷までのインダクタンスが、前記第1バイパスコンデンサから前記負荷までのインダクタンスよりも大きいことを特徴とする請求項4に記載の定電圧電源回路。

【請求項6】 前記第2バイパスコンデンサの容量は、前記第1バイパスコンデンサの容量よりも大きいことを特徴とする請求項4に記載の定電圧電源回路。

【請求項7】 前記第2インダクタンス部材のインダクタンスは、前記第1インダクタンス部材のインダクタンスよりも小さいことを特徴とする請求項4に

記載の定電圧電源回路。

【請求項8】 前記第1バイパスコンデンサから前記負荷までのインダクタンスまたは前記第2バイパスコンデンサから前記負荷までのインダクタンスのうち少なくとも一方は、それぞれのバイパスコンデンサから前記負荷までの回路配線のインダクタンスであることを特徴とする請求項4に記載の定電圧電源回路。

【請求項9】 前記第1インダクタンス部材または前記第2インダクタンス部材の少なくとも一方が、回路配線であることを特徴とする請求項4に記載の定電圧電源回路。

【請求項10】 前記第1バイパスコンデンサから前記負荷までのインダクタンスおよび前記第2バイパスコンデンサから前記負荷までのインダクタンスは、前記第1バイパスコンデンサまたは前記第2バイパスコンデンサから前記負荷までの回路配線のインダクタンスであり、かつ前記第1インダクタンス部材および前記第2インダクタンス部材が回路配線であることを特徴とする請求項8または請求項9に記載の定電圧電源回路。

【請求項11】 それぞれの一端が互いに接続された第2抵抗器、第2インダクタンス部材および第2バイパスコンデンサを有する第1補償回路であって

前記第2抵抗器の他端が前記第1インダクタンス部材の前記定電圧印加回路側へ接続され、前記第2インダクタンス部材の他端を前記第1インダクタンス部材の前記負荷側へ接続され、前記第2バイパスコンデンサの他端が定電位部に接続されている第1補償回路と、

それぞれの一端が互いに接続された第3抵抗器、第3インダクタンス部材および第3バイパスコンデンサを有する第2補償回路であって、

前記第3抵抗器の他端が前記第1インダクタンス部材の前記定電圧印加回路側へ接続され、前記第3インダクタンス部材の他端を前記第1インダクタンス部材の前記負荷側へ接続され、前記第3バイパスコンデンサの他端が定電位部に接続されている第2補償回路と、

を含む複数の前記補償回路、

を有することを特徴とする請求項1に記載の定電圧電源回路。

【請求項12】 前記第2バイパスコンデンサから前記負荷までのインダクタンスが、前記第1バイパスコンデンサから前記負荷までのインダクタンスよりも大きく、

前記第3バイパスコンデンサから前記負荷までのインダクタンスが、前記第2バイパスコンデンサから前記負荷までのインダクタンスよりも大きいことを特徴とする請求項11に記載の定電圧電源回路。

【請求項13】 前記第1バイパスコンデンサの容量よりも、前記第2バイパスコンデンサの容量は大きく、前記第2バイパスコンデンサの容量よりも、前記第3バイパスコンデンサの容量は大きいことを特徴とする請求項11に記載の定電圧電源回路。

【請求項14】 前記第1インダクタンス部材のインダクタンスよりも、前記第2インダクタンス部材および第3インダクタンス部材のインダクタンスは小さく、

前記第2インダクタンス部材のインダクタンスよりも、前記第3インダクタンス部材は大きい、

ことを特徴とする請求項11に記載の定電圧電源回路。

【請求項15】 前記第2抵抗器の抵抗よりも、前記第3抵抗器の抵抗は大きいことを特徴とする請求項11に記載の定電圧電源回路。

【請求項16】 前記第2バイパスコンデンサから前記負荷までのインダクタンス、前記第1バイパスコンデンサから前記負荷までのインダクタンス、または前記第3バイパスコンデンサから前記負荷までのインダクタンスのうち少なくとも一方は、それぞれのバイパスコンデンサから前記負荷までの回路配線のインダクタンスであることを特徴とする請求項11に記載の定電圧電源回路。

【請求項17】 前記第1インダクタンス部材、前記第2インダクタンス部材または前記第3インダクタンス部材のうち少なくとも一方が、回路配線であることを特徴とする請求項11に記載の定電圧電源回路。

【請求項18】 前記第2バイパスコンデンサから前記負荷までのインダクタンス、前記第1バイパスコンデンサから前記負荷までのインダクタンス、および前記第3バイパスコンデンサから前記負荷までのインダクタンスは、それぞれ

前記第1バイパスコンデンサ、前記第2バイパスコンデンサおよび前記第3バイパスコンデンサから前記負荷までの回路配線のインダクタンスであり、

前記第1インダクタンス部材、前記第2インダクタンス部材および前記第3インダクタンス部材が、回路配線であることを特徴とする請求項16または請求項17に記載の定電圧電源回路。

【請求項19】 負荷に対して電圧を印加する演算増幅器と、出力電圧を前記演算増幅器に帰還させる帰還回路とを有する定電圧印加回路、

前記定電圧印加回路および前記負荷の間に設けられた第1インダクタンス部材並びに、

前記第1インダクタンス部材と前記負荷との間に一端が接続され、定電位部に他端が接続される第1バイパスコンデンサ、

を備える定電圧電源回路基板であって、

前記第1バイパスコンデンサは、前記定電圧印加回路よりも前記負荷に近い位置に配置されることを特徴とする定電圧電源回路基板。

【請求項20】 前記第1インダクタンス部材は、回路配線であることを特徴とする請求項19に記載の定電圧電源回路基板。

【請求項21】 それぞれの一端が互いに接続された第2抵抗器、第2インダクタンス部材および第2バイパスコンデンサを有する第1補償回路であって、前記第2抵抗器の他端が前記第1インダクタンス部材の前記定電圧印加回路側へ接続され、前記第2インダクタンス部材の他端が前記第1インダクタンス部材の前記負荷側へ接続され、前記第2バイパスコンデンサの他端が定電位部に接続されている第1補償回路、をさらに備え、

前記第2バイパスコンデンサは、前記第1バイパスコンデンサよりも前記負荷から遠い位置に配置されることを特徴とする請求項19に記載の定電圧電源回路基板。

【請求項22】 前記第1バイパスコンデンサから前記負荷までのインダクタンスまたは前記第2バイパスコンデンサから前記負荷までのインダクタンスのうち少なくとも一方は、それぞれのバイパスコンデンサから前記負荷までの回路配線のインダクタンスであることを特徴とする請求項21に記載の定電圧電源回

路基板。

【請求項23】 前記第1インダクタンス部材または前記第2インダクタンス部材の少なくとも一方が、回路配線であることを特徴とする請求項21に記載の定電圧電源回路基板。

【請求項24】 前記第1バイパスコンデンサから前記負荷までのインダクタンス、および前記第2バイパスコンデンサから前記負荷までのインダクタンスが、それぞれ前記第1バイパスコンデンサから前記負荷までの回路配線のインダクタンス、および前記第2バイパスコンデンサから前記負荷までの回路配線のインダクタンスであり、かつ

前記第1インダクタンス部材および前記第2インダクタンス部材が、回路配線であることを特徴とする請求項22または請求項23に記載の定電圧電源回路基板。

【請求項25】 前記第1バイパスコンデンサの容量よりも、前記第2バイパスコンデンサの容量の方が大きいことを特徴とする請求項21に記載の定電圧電源回路基板。

【請求項26】 前記第2インダクタンス部材のインダクタンスが、前記第1インダクタンス部材のインダクタンスより小さいことを特徴とする請求項21に記載の定電圧電源回路基板。

【請求項27】 それぞれの一端が互いに接続された第3抵抗器、第3インダクタンス部材および第3バイパスコンデンサを有する第2補償回路であって、前記第3抵抗器の他端が前記第1インダクタンス部材の前記定電圧印加回路側へ接続され、前記第3インダクタンス部材の他端を前記第1インダクタンス部材の前記負荷側へ接続され、前記第3バイパスコンデンサの他端が定電位部に接続されている第2補償回路をさらに備え、

前記第3バイパスコンデンサは、前記第2バイパスコンデンサよりも前記負荷から遠い位置に配置されることを特徴とする請求項21に記載の定電圧電源回路基板。

【請求項28】 前記第1バイパスコンデンサから前記負荷までのインダクタンス、前記第2バイパスコンデンサから前記負荷までのインダクタンス、また

は前記第3バイパスコンデンサから前記負荷までのインダクタンスのうち少なくとも一方は、それぞれのバイパスコンデンサから前記負荷までの回路配線のインダクタンスであることを特徴とする請求項27に記載の定電圧電源回路基板。

【請求項29】 前記第1インダクタンス部材、前記第2インダクタンス部材、または前記第3インダクタンス部材の少なくとも一方が、回路配線であることを特徴とする請求項27に記載の定電圧電源回路基板。

【請求項30】 前記第1バイパスコンデンサから前記負荷までのインダクタンス、前記第2バイパスコンデンサから前記負荷までのインダクタンス、または前記第3バイパスコンデンサから前記負荷までのインダクタンスは、それぞれ前記第1バイパスコンデンサ、前記第2バイパスコンデンサ、または前記第3バイパスコンデンサから前記負荷までの回路配線のインダクタンスであり、かつ、

前記第1インダクタンス部材、前記第2インダクタンス部材、または前記第3インダクタンス部材が、それぞれ回路配線であることを特徴とする請求項27に記載の定電圧電源回路基板。

【請求項31】 前記第2バイパスコンデンサの容量は、前記第1バイパスコンデンサの容量よりも大きく、かつ前記第3バイパスコンデンサの容量は、前記第2バイパスコンデンサの容量よりも大きいことを特徴とする請求項27に記載の定電圧電源回路基板。

【請求項32】 前記第3インダクタンス部材のインダクタンスは、前記第2インダクタンス部材のインダクタンスよりも大きく、かつ前記第1インダクタンス部材のインダクタンスよりも小さいことを特徴とする請求項27に記載の定電圧電源回路基板。

【請求項33】 前記第1バイパスコンデンサ、前記第2バイパスコンデンサまたは前記第3バイパスコンデンサのうち少なくとも一のバイパスコンデンサは、前記負荷の周辺に配置されることを特徴とする請求項19、請求項21および請求項27のいずれかに記載の定電圧電源回路基板。

【請求項34】 前記回路配線の少なくとも一部分が、前記負荷の周囲を囲むことを特徴とする請求項22から請求項24、請求項28および請求項30のいずれかに記載の定電圧電源回路基板。

【請求項35】 前記第1バイパスコンデンサから前記負荷までの配線、前記第2バイパスコンデンサから前記負荷までの配線、または前記第3バイパスコンデンサから前記負荷までの配線のうち少なくとも一の配線の少なくとも一部分が、他の配線と重複するように形成されることを特徴とする請求項22から請求項24、請求項28および請求項30のいずれかに記載の定電圧電源回路基板。

【請求項36】 前記一の配線と前記他の配線が電気的に接続されることを特徴とする請求項35に記載の定電圧電源回路基板。

【請求項37】 前記第1バイパスコンデンサから前記負荷までの配線、前記第2バイパスコンデンサから前記負荷までの配線、または前記第3バイパスコンデンサから前記負荷までの配線のうち少なくとも一の配線の少なくとも一部分が、前記第1バイパスコンデンサ、前記第2バイパスコンデンサ、または前記第3バイパスコンデンサのうちの少なくとも一のバイパスコンデンサと重複するように形成されることを特徴とする請求項22から請求項24、請求項28および請求項30のいずれかに記載の定電圧電源回路基板。

【請求項38】 前記一の配線は、前記第1バイパスコンデンサ、前記第2バイパスコンデンサ、または前記第3バイパスコンデンサのうちの少なくとも一のバイパスコンデンサの電極と電気的に接続することを特徴とする請求項37に記載の定電圧電源回路基板。

【請求項39】 前記第1バイパスコンデンサから前記負荷までの配線、前記第2バイパスコンデンサから前記負荷までの配線、または前記第3バイパスコンデンサから前記負荷までの配線のうち少なくとも一の配線の少なくとも一部分が、前記負荷と重複するように形成されることを特徴とする請求項22から請求項24、請求項28および請求項30のいずれかに記載の定電圧電源回路基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、定電圧電源回路および定電圧電源回路基板に関する。特に本発明は、定電圧における半導体集積回路の電流特性を測定する試験装置に使用される定

電圧電源回路および定電圧電源回路基板に関する。

【0002】

【従来の技術】

半導体試験装置が半導体素子等の負荷に定電圧を印加し、電流値を測定する半導体集積回路の電気的試験がある。このような半導体試験装置には、負荷に定電圧を印加するための定電圧電源回路が必要である。しかし、負荷が待機状態から動作状態へ移行した場合には、定電圧電源回路から負荷へ電流が流れ出す。よって、半導体素子付近の定電圧電源回路内の電圧が低下する。

【0003】

一般的に、定電圧電源回路には、演算増幅器および帰還回路が設けられている。従って、帰還回路が出力電圧を演算増幅器に帰還させることにより、電圧の変動を抑制することができる。しかし、半導体集積回路の高速化により、高い周波数領域での電気的試験が要求される。そのため、帰還回路による出力電圧の帰還が電圧の変動に追従できない場合が生ずる。

【0004】

そこで、定電圧電源回路内における負荷の付近の電圧が低下するのを抑制するため、負荷の付近にバイパスコンデンサを設けている。バイパスコンデンサは、負荷の付近に設けられているため、帰還回路よりも早く出力電圧を補うことができる。したがって、半導体集積回路の高速化に伴う高い動作周波数の領域での電気的試験に対応できる。

【0005】

しかし、バイパスコンデンサは負荷の付近に設けられるため、その面積を小さくしなければならない。従って、バイパスコンデンサの容量は、出力電圧の変動を十分に補うことができるほどに大きくすることができない。

【0006】

また、通常、バイパスコンデンサは、負荷に並列に接続される。よって、定電圧電源回路内に抵抗とバイパスコンデンサとのCR回路が形成される。このCR回路の周波数特性および演算増幅器の周波数特性によって、高い動作周波数の領域では定電圧電源回路が不安定になる。バイパスコンデンサの容量を大きくした場合

には、定電圧電源回路が低い周波数の領域でも不安定になりやすい。

【0007】

さらに、近時において、半導体集積回路は、益々高速化されている。従って、半導体集積回路の試験装置も、半導体集積回路の高速化に伴い、配線抵抗等を考慮した高い周波数領域での試験を安定に行えることが必要である。また、スループットを上げるためにも、半導体集積回路の試験装置の高速化が望まれる。

【0008】

【発明が解決しようとする課題】

従って、定電圧電源回路が、負荷に供給される電流の変化に依らず、所定の出力電圧を負荷へ印加できるようにする必要がある。

【0009】

また、負荷に供給される電流の変化に依り出力電圧が変動した場合には、帰還回路による出力電圧の帰還が電圧の変動に追従するまでの間、定電圧電源回路が十分に負荷への出力電圧を補うことができるようとする必要がある。

【0010】

さらに、半導体集積回路の高速化に伴う高い動作周波数の領域において、定電圧電源回路が安定した出力電圧を負荷へ印加する必要がある。

【0011】

さらに、半導体集積回路の試験装置は、半導体集積回路の高速化に伴い、配線抵抗等を考慮した高い周波数領域での試験を安定に行えることが必要である。また、スループットを上げるためにも、半導体集積回路の試験装置の高速化が必要である。

【0012】

そこで本発明は、上記の課題を解決することのできる定電圧電源回路および定電圧電源回路基板を提供することを目的とする。この目的は特許請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

【0013】

【課題を解決するための手段】

本発明による定電圧電源回路の第1の実施の形態によれば、定電圧電源回路は、負荷に対して電圧を印加する演算増幅器と出力電圧を演算増幅器に帰還させる帰還回路とを有する定電圧印加回路、定電圧印加回路および負荷の間に設けられた第1インダクタンス部材並びに、第1インダクタンス部材と負荷との間に一端が接続され、定電位部に他端が接続される第1バイパスコンデンサ、を備える。

【0014】

好適には、第1バイパスコンデンサから負荷までのインダクタンスが、前記定電圧印加回路から前記負荷までのインダクタンスよりも小さい。

【0015】

本発明による定電圧電源回路の第2の実施の形態によれば、定電圧電源回路は、定電圧電源回路の第1の実施の形態に加え、第1インダクタンス部材と並列に接続する第1抵抗器をさらに備える。

【0016】

本発明による定電圧電源回路の第3の実施の形態によれば、定電圧電源回路は、定電圧電源回路の第1の実施の形態に加え、それぞれの一端が互いに接続された第2抵抗器、第2インダクタンス部材および第2バイパスコンデンサを有する補償回路をさらに備え、第2抵抗器の他端が第1インダクタンス部材の定電圧印加回路側へ接続され、第2インダクタンス部材の他端が第1インダクタンス部材の負荷側へ接続され、第2バイパスコンデンサの他端が定電位部に接続されている。

【0017】

好適には、第2バイパスコンデンサから負荷までのインダクタンスが、第1バイパスコンデンサから負荷までのインダクタンスよりも大きい。

【0018】

好適には、第2バイパスコンデンサの容量は、第1バイパスコンデンサの容量よりも大きい。

【0019】

好適には、第2インダクタンス部材のインダクタンスは、第1インダクタンス部材のインダクタンスよりも小さい。

【0020】

第1バイパスコンデンサから負荷までのインダクタンスまたは第2バイパスコンデンサから負荷までのインダクタンスのうち少なくとも一方は、それぞれのバイパスコンデンサから負荷までの回路配線のインダクタンスであってもよい。

【0021】

第1インダクタンス部材または第2インダクタンス部材の少なくとも一方が、回路配線であってもよい。

【0022】

また、第1バイパスコンデンサから負荷までのインダクタンスおよび第2バイパスコンデンサから負荷までのインダクタンスは、第1バイパスコンデンサまたは第2バイパスコンデンサから負荷までの回路配線のインダクタンスであり、かつ第1インダクタンス部材および第2インダクタンス部材が回路配線であってもよい。

【0023】

本発明による定電圧電源回路の第4の実施の形態によれば、定電圧電源回路は、それぞれの一端が互いに接続された第2抵抗器、第2インダクタンス部材および第2バイパスコンデンサを有する第1補償回路であって、第2抵抗器の他端が第1インダクタンス部材の定電圧印加回路側へ接続され、第2インダクタンス部材の他端を第1インダクタンス部材の負荷側へ接続され、第2バイパスコンデンサの他端が定電位部に接続されている第1補償回路、並びにそれぞれの一端が互いに接続された第3抵抗器、第3インダクタンス部材および第3バイパスコンデンサを有する第2補償回路であって、第3抵抗器の他端が第1インダクタンス部材の定電圧印加回路側へ接続され、第3インダクタンス部材の他端を第1インダクタンス部材の負荷側へ接続され、第3バイパスコンデンサの他端が定電位部に接続されている第2補償回路、を含む複数の前記補償回路、を有する。

【0024】

好適には、第2バイパスコンデンサから負荷までのインダクタンスが、第1バイパスコンデンサから負荷までのインダクタンスよりも大きい。

【0025】

好適には、第3バイパスコンデンサから負荷までのインダクタンスが、第2バイパスコンデンサから負荷までのインダクタンスよりも大きい。

【0026】

好適には、第1バイパスコンデンサの容量よりも、第2バイパスコンデンサの容量は大きく、第2バイパスコンデンサの容量よりも、第3バイパスコンデンサの容量は大きい。

【0027】

好適には、第1インダクタンス部材のインダクタンスよりも、第2インダクタンス部材および第3インダクタンス部材のインダクタンスは小さく、第2インダクタンス部材のインダクタンスよりも、前記第3インダクタンス部材は大きい。

【0028】

好適には、第2抵抗器の抵抗よりも、第3抵抗器の抵抗は大きい。

【0029】

第2バイパスコンデンサから負荷までのインダクタンス、第1バイパスコンデンサから負荷までのインダクタンス、または第3バイパスコンデンサから負荷までのインダクタンスのうち少なくとも一方は、それぞれのバイパスコンデンサから負荷までの回路配線のインダクタンスであってもよい。

【0030】

第1インダクタンス部材、前記第2インダクタンス部材または前記第3インダクタンス部材のうち少なくとも一方は、回路配線であってもよい。

【0031】

第2バイパスコンデンサから負荷までのインダクタンス、第1バイパスコンデンサから負荷までのインダクタンス、および第3バイパスコンデンサから負荷までのインダクタンスは、それぞれのバイパスコンデンサから負荷までの回路配線のインダクタンスであり、かつ第1インダクタンス部材、第2インダクタンス部材および第3インダクタンス部材が、回路配線であってもよい。

【0032】

本発明による定電圧電源回路基板の第1の実施の形態によれば、定電圧電源回路基板は、負荷に対して電圧を印加する演算増幅器と、出力電圧を演算増幅器に

帰還させる帰還回路とを有する定電圧印加回路、定電圧印加回路および負荷の間に設けられた第1インダクタンス部材並びに、第1インダクタンス部材と負荷との間に一端が接続され、定電位部に他端が接続される第1バイパスコンデンサ、を備える。第1バイパスコンデンサは、定電圧印加回路よりも負荷に近い位置に配置される。

【0033】

好適には、第1インダクタンス部材は、回路配線である。

【0034】

本発明による定電圧電源回路基板の第2の実施の形態によれば、定電圧電源回路基板は、それぞれの一端が互いに接続された第2抵抗器、第2インダクタンス部材および第2バイパスコンデンサを有する第1補償回路であって、第2抵抗器の他端が第1インダクタンス部材の定電圧印加回路側へ接続され、第2インダクタンス部材の他端が第1インダクタンス部材の負荷側へ接続され、第2バイパスコンデンサの他端が定電位部に接続されている第1補償回路、をさらに備える。第2バイパスコンデンサは、第1バイパスコンデンサよりも負荷から遠い位置に配置される。

【0035】

第1バイパスコンデンサから負荷までのインダクタンスまたは第2バイパスコンデンサから負荷までのインダクタンスのうち少なくとも一方は、それぞれのバイパスコンデンサから負荷までの回路配線のインダクタンスであってもよい。

【0036】

第1インダクタンス部材または第2インダクタンス部材の少なくとも一方が、回路配線であってもよい。

【0037】

第1バイパスコンデンサから負荷までのインダクタンス、および第2バイパスコンデンサから負荷までのインダクタンスが、それぞれ第1バイパスコンデンサから負荷までの回路配線のインダクタンス、および第2バイパスコンデンサから負荷までの回路配線のインダクタンスであり、かつ第1インダクタンス部材および第2インダクタンス部材が、回路配線であってもよい。

【0038】

好適には、第1バイパスコンデンサの容量よりも、第2バイパスコンデンサの容量の方が大きい。

【0039】

好適には、第2インダクタンス部材のインダクタンスが、第1インダクタンス部材のインダクタンスより小さい。

【0040】

本発明による定電圧電源回路基板の第3の実施の形態によれば、定電圧電源回路基板は、それぞれの一端が互いに接続された第3抵抗器、第3インダクタンス部材および第3バイパスコンデンサを有する第2補償回路であって、第3抵抗器の他端が第1インダクタンス部材の定電圧印加回路側へ接続され、第3インダクタンス部材の他端を第1インダクタンス部材の負荷側へ接続され、第3バイパスコンデンサの他端が定電位部に接続されている第2補償回路をさらに備える。

【0041】

好適には、第3バイパスコンデンサは、第2バイパスコンデンサよりも負荷から遠い位置に配置される。

【0042】

第1バイパスコンデンサから負荷までのインダクタンス、第2バイパスコンデンサから負荷までのインダクタンス、または第3バイパスコンデンサから負荷までのインダクタンスのうち少なくとも一方は、第1バイパスコンデンサ、第2バイパスコンデンサ、または第3バイパスコンデンサから負荷までの回路配線のインダクタンスであってもよい。

【0043】

第1インダクタンス部材、第2インダクタンス部材、または第3インダクタンス部材の少なくとも一方は、回路配線であってもよい。

【0044】

第1バイパスコンデンサから負荷までのインダクタンス、第2バイパスコンデンサから負荷までのインダクタンス、または第3バイパスコンデンサから負荷までのインダクタンスは、それぞれ第1バイパスコンデンサ、第2バイパスコンデ

ンサ、または第3バイパスコンデンサから負荷までの回路配線のインダクタンスであり、かつ、第1インダクタンス部材、第2インダクタンス部材、または第3インダクタンス部材が、それぞれ回路配線であってもよい。

【0045】

好適には、第2バイパスコンデンサの容量は、第1バイパスコンデンサの容量よりも大きく、かつ第3バイパスコンデンサの容量は、第2バイパスコンデンサの容量よりも大きい。好適には、第3インダクタンス部材のインダクタンスは、第2インダクタンス部材のインダクタンスよりも大きく、かつ第1インダクタンス部材のインダクタンスよりも小さい。好適には、第1バイパスコンデンサ、第2バイパスコンデンサまたは第3バイパスコンデンサのうち少なくとも一のバイパスコンデンサは、負荷の周辺に配置される。回路配線の少なくとも一部分が、負荷の周囲を囲んでもよい。

【0046】

第1バイパスコンデンサから負荷までの配線、第2バイパスコンデンサから負荷までの配線、または第3バイパスコンデンサから負荷までの配線のうち少なくとも一の配線の少なくとも一部分が、絶縁部材を介して他の配線と重畳するように形成されてもよい。

【0047】

第1バイパスコンデンサから負荷までの配線、第2バイパスコンデンサから負荷までの配線、または第3バイパスコンデンサから負荷までの配線のうち少なくとも一の配線の少なくとも一部分が、絶縁部材を介して、第1バイパスコンデンサ、第2バイパスコンデンサ、または第3バイパスコンデンサと重畳するように形成されてもよい。

【0048】

第1バイパスコンデンサから負荷までの配線、第2バイパスコンデンサから負荷までの配線、または第3バイパスコンデンサから負荷までの配線のうち少なくとも一の配線の少なくとも一部分が、負荷と重畳するように形成されていてよい。

【0049】

なお上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションも又発明となりうる。

【0050】

【発明の実施の形態】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態はクレームにかかる発明を限定するものではなく、又実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0051】

図1は、本発明の一実施例における定電圧電源回路100を示す。電源110が、演算増幅器120を介して、負荷130に所定の出力電圧を印加する。帰還回路140は、出力電圧を演算増幅器120に負帰還させる。それによって、出力電圧が変動した場合に、演算増幅器120が出力電圧を所定の定電圧に戻す作用をする。出力電圧は、一時的に変化するが、帰還回路140を介して演算増幅器120によって、所定の出力電圧に戻る。抵抗器174および抵抗器176は、伝達関数および帰還率を決定する。電流測定用抵抗器172は、定電圧電源回路100から負荷130へ供給される電流を測定するために使用される。バイパスコンデンサ160は、好ましくは、定電圧電源回路100内における負荷130の付近に配備される。それによって、負荷130に供給される電流が変化したときに、即座にある程度の電流を補償し、出力電圧が下降するのを防止する。電流測定用抵抗器172およびバイパスコンデンサ160のCR回路による出力電圧の発振を防止するため、電流測定用抵抗器172と並列に位相補正用コンデンサ164を接続する。配線抵抗170は、定電圧電源回路100から負荷130までの配線抵抗である。インダクタンス部材180が、定電圧電源回路100から負荷130までの間に設けられる。インダクタンス部材180は、好適には、インダクタンスを得るために部材を設けることなく、配線のインダクタンスを利用する。定電圧部150は、好適には、接地されている。しかし、定電圧部150は、必ずしも接地されている必要はなく、基準となる定電圧を与えてよい。帰還回路140は、演算増幅器を用いた電圧ホロア回路をさらに備えてよい。

【0052】

また、定電圧電源回路100は、補償回路1000を備える。補償回路1000は、抵抗器175、インダクタンス部材184およびバイパスコンデンサ162を有する。抵抗器175、インダクタンス部材184およびバイパスコンデンサ162は、それぞれの一端が互いに接続されている。抵抗器175の他端は、インダクタンス部材180の定電圧印加回路側へ接続されている。インダクタンス部材184の他端は、インダクタンス部材180の負荷側へ接続されている。バイパスコンデンサ162の他端は、定電位部150に接続されている。補償回路1000の作用は、後述する。

【0053】

本実施例による定電圧電源回路100の構成および作用をさらに詳述する。

【0054】

負荷130は、例えば、半導体集積回路である。負荷130の動作によって、定電圧電源回路100から負荷130へ供給される電流が変化する。負荷130へ供給される電流の変化が大きいと、定電圧電源回路100の出力電圧が変化する。即ち、例えば、半導体集積回路が待機状態から動作状態に移行したときに半導体集積回路へ流れる電流が大きいほど、出力電圧の電圧降下は大きくなる。近時において、半導体集積回路は高集積化されている。従って、半導体集積回路の動作時には、大きな電流を供給しなければならない場合が生ずる。よって、半導体集積回路が待機しているときと動作しているときとの半導体集積回路に流れる電流の差が大きい。よって、出力電圧の電圧降下も大きくなる。

【0055】

また、負荷130の動作時に負荷130に供給する電流が大きい場合、消費電力を低く抑えるために、出力電圧を低くする必要がある。従って、出力電圧の電圧降下は出力電圧に対してさらに顕著になる。従って、例えば、半導体集積回路は高集積化に伴い、半導体集積回路へ印加する出力電圧の電圧降下の影響がさらに大きくなる。

【0056】

また、近時において、半導体集積回路は高速化されている。よって、負荷130が待機状態から動作状態に移行する周期、即ち、動作周波数も高くなる。従つ

て、変動した出力電圧を帰還回路140および演算増幅器120によって所定の電圧値に戻すまでの周期が、動作周波数に追従できない場合がある。それによつて、所定の出力電圧を負荷130に印加できなくなり、測定誤差や誤作動の原因になる。

【0057】

そこで、高速化された半導体集積回路に対処するために、負荷130の付近にバイパスコンデンサ160が設けられている。バイパスコンデンサ160は、負荷130の付近に配置されているため、出力電圧の変化に対して即座に対処し、電流を供給することができる。それによつて、出力電圧の周期の早い変化が、ある程度緩和される。

【0058】

しかし、バイパスコンデンサ160は、負荷130の付近に配置されているため、物理的に大きなコンデンサにすることができない。即ち、バイパスコンデンサ160は、大容量のコンデンサにすることができない。従って、電流の大きな変化に対し、負荷130への十分な電流を供給することが困難である。

【0059】

図2は、図1の定電圧電源回路100から、補償回路1000、インダクタンス部材180、バイパスコンデンサ160、電流測定用抵抗器172、位相補正用コンデンサ164を省いた構成を示す。即ち、図2は、電源110から演算増幅器120を介して負荷130に定電圧を印加する定電圧電源回路を示す（ただし、インダクタンス部材180が回路配線の場合は、実質的にインダクタンスは存在する）。出力電圧が帰還回路140を介して演算増幅器120の反転入力端子に帰還させている。従って、図2に示す回路は、負帰還回路になっている。

【0060】

図3は、演算増幅器120の周波数特性の概略図を示す。演算増幅器内には、一般に、抵抗および容量が存在する。演算増幅器内のこの抵抗および容量によつて低域通過フィルタが構成される。また、一般に、演算増幅器は、負帰還回路としての安定性を得るために、1次遅れに近い特性につくられている。従って、図3に示すように、演算増幅器120の周波数特性は、高周波の領域で利得の減衰

を受けるため、ある周波数 f_0 以上になると一次遅れに近い特性を示す。十分に高い周波数の領域においては、-6dB/octの傾きで利得が減衰する。

【0061】

図4は、電流測定用抵抗器172とバイパスコンデンサ160とを有するCR回路を示す。定電圧電源回路100には、出力電流を測定するための電流測定用抵抗器172が配備される。従って、電流測定用抵抗器172とバイパスコンデンサ160とは、直列のCR回路を構成する。

【0062】

図5は、図4のCR回路の周波数特性の概略図を示す。負荷130は、図4に示すように、バイパスコンデンサ160と並列に接続されている。従って、図5に示すように、電流測定用抵抗器172とバイパスコンデンサ160とのCR回路の周波数特性は、ある周波数 f_1 以上になると一次遅れ特性を示す。十分に高い周波数の領域においては、-6dB/octの傾きで利得が減衰する。

【0063】

図6は、電流測定用抵抗器172とバイパスコンデンサ160とのCR回路を有し、かつ電源110から演算増幅器120を介して負荷130に定電圧を印加する定電圧電源回路を示す。即ち、図6は、図2および図4の回路を組合せた定電圧電源回路を示す。

【0064】

図7は、図6の定電圧電源回路の周波数特性の概略図である。図6の定電圧電源回路は、図2の回路と図4の回路とを組合せた定電圧電源回路であるから、図7の周波数特性においても、図3および図5の周波数特性の両方の特性が現れる。ここで、周波数 f_1 が、周波数 f_0 よりも大きいと仮定する。負荷130の動作周波数を上げていくに従って、まず、周波数 f_0 において、演算増幅器120の周波数特性により、-6dB/octの傾きで利得が減衰する。次に、周波数 f_1 において、電流測定用抵抗器172とバイパスコンデンサ160とのCR回路の周波数特性により二次遅れに近い特性を有することになるため、-12dB/octの傾きで利得が減衰する。

【0065】

一般に、1次遅れ特性の場合は、即ち、周波数特性の傾きが-6dB/octの場合は、入力信号に対して出力信号は90度までしか位相が遅れない。よって、入力信号と出力信号との位相差は90度以下である。従って、電源110からの入力電圧と帰還回路140から帰還される出力電圧との位相差は、演算増幅器120の周波数特性の影響のみでは、90度以下である。

【0066】

一方、2次遅れ特性の場合は、即ち、周波数特性の傾きが-12dB/octの場合は、一般に、入力信号に対して出力信号は180度まで位相が遅れる。よって、入力信号と出力信号との位相差は180度までずれる。従って、電源110からの入力電圧と帰還回路140から帰還される出力電圧との位相差は、演算増幅器120の周波数特性に電流測定用抵抗器172とバイパスコンデンサ160とのCR回路の周波数特性が重畠することにより、180度までずれる場合がある。

【0067】

ここで、帰還回路140は、出力電圧を反転入力端子に帰還させる負帰還回路である。従って、電源110からの入力電圧と帰還回路140から帰還される出力電圧との位相差が90度以下である場合には、電源110からの入力電圧に対して帰還回路140から帰還される出力電圧が、遅れの応答時間差のみを有している。即ち、帰還回路140から帰還される出力電圧は、入力電圧の振幅を減ずる方向に作用する。従って、出力電圧の変化に対して、演算増幅器120および帰還回路140は、出力電圧を一定値に収束させて安定である。

【0068】

一方で、電源110からの入力電圧と帰還回路140から帰還される出力電圧との位相差が90度以上である場合には、電源110からの入力電圧に対して帰還回路140から帰還される出力電圧が、進みの応答時間差を含む。即ち、帰還回路140から帰還される出力電圧は、入力電圧の振幅を増す方向に作用する場合が生ずる。従って、出力電圧の変化に対して、演算増幅器120および帰還回路140は、出力電圧を一定値に収束させないので不安定になる。

【0069】

一般に、回路の安定性は、利得が0dBのときにおける回路の周波数特性の曲線

の傾きによって判別される。即ち、入力信号と出力信号との振幅が等しいときには、入力信号と出力信号との位相差が90度以下である場合には、出力信号は、入力電圧の振幅を減ずる方向に作用する。従って、回路は安定する。一方で、入力信号と出力信号との振幅が等しいときに、入力信号と出力信号との位相差が90度以上である場合には、出力信号は、入力電圧の振幅を増す方向に作用する。従って、回路は不安定になる。

【0070】

しかし、図6のような定電圧電源回路には、抵抗器174（抵抗値は、R174とする）および抵抗器176（抵抗値は、R176とする）が含まれる。従って、利得が

【0071】

$-20 \log(1/\beta) \text{dB}$ （ここで、 β は帰還率である。 $\beta = R176 / (R174 + R176)$ ）における周波数特性の曲線の傾きによって、定電圧電源回路の安定性が判別される。即ち、図7のP点での周波数特性の曲線の傾きにより定電圧電源回路の安定性が判別される。従って、点Pにおいて周波数特性の曲線の傾きが-6dB/octであれば、入力電圧と帰還回路140から帰還される出力電圧との位相差が90度以下であるので、回路は安定になる。一方で、点Pにおいて周波数特性の曲線の傾きが-12dB/octであれば、入力電圧と帰還回路140から帰還される出力電圧との位相差が90度以上になるので、回路は不安定になる。よって、図6の定電圧電源回路は不安定になる。

【0072】

図8は、図6に示す定電圧電源回路に、さらに位相補正用コンデンサ164を設けた定電圧電源回路を示す。位相補正用コンデンサ164は、電流測定用抵抗器172と平行に接続する。従って、位相補正用コンデンサ164は、高い周波数領域において、電流測定用抵抗器172の影響を無くすことができる。よって、位相補正用コンデンサ164は、電流測定用抵抗器172とバイパスコンデンサ160とのCR回路の影響を無くすことができる。位相補正用コンデンサ164の容量は、バイパスコンデンサ160の容量より小さくすることができる。

【0073】

図9は、図8の定電圧電源回路の周波数特性の概略図を示す。位相補正用コンデンサ164の容量は、バイパスコンデンサ160の容量より小さい。従って、周波数f1より高い周波数f2において、位相補正用コンデンサ164の影響が現れる。即ち、図7において説明したとおり、周波数f1よりも高い周波数領域では、定電圧電源回路の周波数特性の傾きが-12dB/octになる。しかし、位相補正用コンデンサ164を設けることによって、周波数f2よりの高い周波数領域では、定電圧電源回路の周波数特性の傾きが-6dB/octにもどる。従って、点Pにおける定電圧電源回路の周波数特性の傾きが-6dB/octであるので、図8の定電圧電源回路は安定である。

【0074】

図10は、図8の定電圧電源回路と同等の定電圧電源回路を示す。しかし、実際には、定電圧電源回路中に、または定電圧電源回路と負荷130との間に配線による抵抗が存在する。従って、図10は、この配線による抵抗を配線抵抗170として示している。

【0075】

図11および図12は、図10の定電圧電源回路の周波数特性の概略図を示す。図11および図12では、配線抵抗170が存在することによる影響が現れている。位相補正用コンデンサ164は、高い周波数領域において、電流測定用抵抗器172とバイパスコンデンサ160とのCR回路の影響を無くす。しかし、配線抵抗170が存在する。配線抵抗170は、電流測定用抵抗器172に比べ抵抗値は非常に低い。そのため、周波数f1よりも低い周波数領域においては、配線抵抗170とバイパスコンデンサ160とのCR回路の周波数特性は現れてない。しかしながら、周波数f1よりも高い周波数f3において、配線抵抗170とバイパスコンデンサ160とのCR回路の周波数特性が現れる場合が生じる。

【0076】

負荷130の動作周波数がf3よりも十分に低い場合には、図11に示すように、点Pにおける周波数特性の曲線の傾きは、-6dB/octである。従って、図10の定電圧電源回路は安定である。

【0077】

しかし、近時において、半導体集積回路は、益々高速化されている。従って、半導体集積回路の試験装置も、半導体集積回路の高速化に伴い、高い周波数領域での試験を安定に行えることが必要である。また、スループットを上げるためにも、半導体集積回路の試験装置のさらなる高速化が望まれる。

【0078】

そこで、演算増幅器120の利得を増加させることによって、周波数f3より高い周波数領域での負荷130の試験に対応できるようにする。しかし、図10の定電圧電源回路では、図12に示す周波数特性になる。図12では、点Pにおける周波数特性の曲線の傾きが、-12bB/octである。よって、図10の定電圧電源回路は、不安定になる。従って、配線抵抗170が存在することによって、定電圧電源回路は、周波数f3よりも高い周波数領域での安定した試験を行うことができない。

【0079】

また、バイパスコンデンサ160の容量を小さくするに従い、周波数f3はより高い周波数になる。従って、バイパスコンデンサ160の容量を小さくすることにより、配線抵抗170とバイパスコンデンサ160とのCR回路の影響が現れる周波数を高めることができる。しかし、バイパスコンデンサ160の容量を小さくすると、負荷130の動作による出力電圧の変動を十分に補償することができない。従って、バイパスコンデンサ160の容量は大きく、かつ安定した定電圧電源回路が望ましい。

【0080】

そこで、図1に示すように、補償回路1000を設ける。補償回路1000は、抵抗器175、インダクタンス部材184およびバイパスコンデンサ162を有する。抵抗器175、インダクタンス部材184およびバイパスコンデンサ162は、それぞれの一端が互いに接続されている。抵抗器175の他端は、インダクタンス部材180の定電圧印加回路側へ接続されている。インダクタンス部材184の他端は、インダクタンス部材180の負荷側へ接続されている。バイパスコンデンサ162の他端は、定電位部150に接続されている。

【0081】

インダクタンス部材180およびインダクタンス部材184は、好適には、回路配線である。従って、インダクタンス部材180のインダクタンスおよびインダクタンス部材184のインダクタンスは、それぞれ定電圧印加回路101から負荷130までの回路配線の長さおよびバイパスコンデンサ162から負荷130までの回路配線の長さに依る。定電圧印加回路101から負荷130までの回路配線の長さは、バイパスコンデンサ162から負荷130までの回路配線の長さより長い。従って、インダクタンス部材180のインダクタンスは、インダクタンス部材184のインダクタンスより大きい。バイパスコンデンサ160は、負荷130の付近に配置されるため、バイパスコンデンサ160から負荷130までのインダクタンス182は、プローバや端子等のインダクタンスである。従って、インダクタンス182は、インダクタンス部材180やインダクタンス部材184のインダクタンスに比較して、微小である。インダクタンス部材180およびインダクタンス部材184は、所望のインダクタンスを得るための特定の部材にしてもよい。

【0082】

また、バイパスコンデンサ160は負荷130の付近に配置されるため、負荷130の大きさにも依る。従って、半導体集積回路の小型化が進んでいる近時においては、バイパスコンデンサ160の容量を大きくすることは物理的に困難である。一方で、バイパスコンデンサ162は、インダクタンス部材184を介して負荷130に接続する。従って、バイパスコンデンサ162は、バイパスコンデンサ160よりも遠い位置に配置することができる。よって、バイパスコンデンサ162は、バイパスコンデンサ160よりも物理的に大きな容量にすることができる。

【0083】

以下に負荷130の動作による出力電圧の変化を、バイパスコンデンサ160およびバイパスコンデンサ162がどのように補償するかを記述する。例えば、負荷130が、待機状態から動作状態へ移行した場合に、大きな電流が定電圧電源回路100から負荷130へ流れる。それによって、定電圧電源回路100の出力電圧が低下しようとする。このとき、まず、インダクタンス部材180やイ

ンダクタンス部材184のインダクタンスに比較して、微小であるインダクタンス182を介して、バイパスコンデンサ160が負荷130へ電流を供給する。それによって、負荷130の動作に対し即座に、出力電圧の降下を補償する。しかし、バイパスコンデンサ160は容量が小さいので、十分に出力電圧の降下を補償することができない。そこで、次に、バイパスコンデンサ162が、インダクタンス部材184を介して負荷130に電流を供給する。それによって、出力電圧が降下するのを補償する。次に、定電圧印加回路101が、帰還回路140および演算増幅器120によって補正された所定の出力電圧を、インダクタンス部材180を介して負荷130へ印加する。従って、バイパスコンデンサ160およびバイパスコンデンサ162が、ある時間差をもって段階的に出力電圧を補償する。よって、負荷130の動作による出力電圧の電圧降下が緩和される。バイパスコンデンサ162は、物理的にある程度大きな容量にすることができるので、十分に出力電圧の降下の補償をすることができる。

【0084】

一方、バイパスコンデンサ160およびバイパスコンデンサ162は、互いに並列に接続されている。従って、定電圧印加回路101にとっては、バイパスコンデンサ160およびバイパスコンデンサ162の容量C162の和、即ち、C160+C162の容量を有する单一のバイパスコンデンサ160が設けられているのと同等である。図11、図12において記述したように、バイパスコンデンサ160の容量が大きくなるに従い、周波数f1および周波数f3は低くなる。従って、バイパスコンデンサ160の容量が大きくなることにより、高い周波数領域での安定した試験を行うことができない。そこで、抵抗器175を補償回路1000に設ける。以下に、図13を参照しながら抵抗器175の作用を記述する。

【0085】

図13は、補償回路1000を備え、インダクタンス部材180を利用した図1の定電圧電源回路100の周波数特性の概略図を示す。抵抗器175、インダクタンス部材180とインダクタンス部材184とによって、バイパスコンデンサ160およびバイパスコンデンサ162が、ある周波数f4以上において、定電

圧印加回路101から無視される。インダクタンス部材180をインダクタンス部材184よりも十分に大きくすることにより、インダクタンス部材180とバイパスコンデンサ160およびバイパスコンデンサ162との共振周波数が周波数f4よりも小さくする。それによって、周波数を次第に増加させていった場合に、まず、インダクタンス部材180の影響により、定電圧印加回路101は、抵抗器175を介してバイパスコンデンサ162と、さらにインダクタンス部材184を介してバイパスコンデンサ160と、接続しているように動作する。さらに、周波数を次第に増加させていった場合に、バイパスコンデンサ160およびバイパスコンデンサ162のインピーダンスは、周波数の増加に伴い低下し、周波数f4以上の周波数になると、抵抗器175のインピーダンスよりもバイパスコンデンサ160およびバイパスコンデンサ162のインピーダンスの方が小さくなる。定電圧印加回路101は、バイパスコンデンサ160およびバイパスコンデンサ162と抵抗器175を介して接続しているように動作している。よって、周波数f4以上からは、バイパスコンデンサ160およびバイパスコンデンサ162が、ある周波数f4以上において定電圧印加回路101から無視され、インピーダンスは抵抗器175の抵抗値になる。従って、配線抵抗170とバイパスコンデンサ160、162とのCR回路の影響が、無くなる。よって、定電圧電源回路100の周波数特性の曲線は、周波数f4以上において傾きが0dB/octになる。ただし、演算増幅器120の周波数特性に制限されたため、ある周波数f5において、定電圧電源回路100の周波数特性の曲線の傾きは-6dB/octにもどる。従って、点Pにおける周波数特性の曲線の傾きが、-6dB/octになるので、図1の定電圧電源回路100は、高い周波数領域においても安定である。また、演算増幅器120の利得を上げることによって、定電圧電源回路100は不安定にならない。

【0086】

図14は、本発明における定電圧電源回路の他の実施例を示す。本実施例における定電圧電源回路200は、定電圧電源回路100に加え、第2の補償回路2000を備える。補償回路2000は、それぞれの一端が互いに接続された抵抗器277、インダクタンス部材286およびバイパスコンデンサ266を有する

。抵抗器277の他端がインダクタンス部材180の定電圧印加回路側へ接続され、インダクタンス部材286の他端がインダクタンス部材180の負荷側へ接続され、バイパスコンデンサ266の他端が定電位部150に接続されている。

【0087】

インダクタンス部材180、インダクタンス部材184およびインダクタンス部材286は、好適には、回路配線である。従って、インダクタンス部材180のインダクタンスは、定電圧印加回路101から負荷130までの回路配線の長さに依る。インダクタンス部材184のインダクタンスは、バイパスコンデンサ162から負荷130までの回路配線の長さに依る。インダクタンス部材286のインダクタンスは、バイパスコンデンサ266から負荷130までの回路配線の長さに依る。バイパスコンデンサ266から負荷130までの回路配線の長さは、バイパスコンデンサ162から負荷130までの回路配線の長さより長い。従って、インダクタンス部材286のインダクタンスは、インダクタンス部材184のインダクタンスより大きい。また、定電圧印加回路101から負荷130までの回路配線の長さは、バイパスコンデンサ266から負荷130までの回路配線の長さより長い。従って、インダクタンス部材180のインダクタンスは、インダクタンス部材286のインダクタンスより大きい。インダクタンス182は、インダクタンス部材180、インダクタンス部材184およびインダクタンス部材286のインダクタンスに比較して、微小である。インダクタンス部材180、インダクタンス部材184およびインダクタンス部材286は、所望のインダクタンスを得るために特定の部材にしてもよい。

【0088】

また、バイパスコンデンサ266は、インダクタンス部材286を介して負荷130に接続する。従って、バイパスコンデンサ266は、バイパスコンデンサ160およびバイパスコンデンサ162よりも遠い位置に配置することができる。よって、バイパスコンデンサ266は、バイパスコンデンサ160およびバイパスコンデンサ162よりも物理的に大きな容量にすることができる。

【0089】

以下に負荷130の動作による出力電圧の変化を、バイパスコンデンサ160

、バイパスコンデンサ162およびバイパスコンデンサ266がどのように補償するかを記述する。例えば、負荷130が、待機状態から動作状態へ移行した場合に、大きな電流が定電圧電源回路100から負荷130へ流れる。それによって、定電圧電源回路100の出力電圧が降下しようとする。このとき、まず、インダクタンス部材180、インダクタンス部材184およびインダクタシス部材286のインダクタンスに比較して、微小であるインダクタンス182を介して、バイパスコンデンサ160が負荷130へ電流を供給する。それによって、負荷130の動作に対し即座に、出力電圧の降下を補償する。しかし、バイパスコンデンサ160は容量が小さいので、十分に出力電圧の降下を補償することができない。そこで、次に、バイパスコンデンサ162が、インダクタンス部材184を介して負荷130に電流を供給する。それによって、出力電圧が降下するのを補償する。しかし、バイパスコンデンサ162によっても、十分に出力電圧の降下を補償することができない場合がある。従って、次に、バイパスコンデンサ266が、インダクタンス部材286を介して負荷130に電流を供給する。それによって、出力電圧が降下するのを補償する。次に、定電圧印加回路101が、帰還回路140および演算増幅器120によって補正された所定の出力電圧を、インダクタンス部材180を介して負荷130へ印加する。従って、バイパスコンデンサ160、バイパスコンデンサ162およびバイパスコンデンサ266が、ある時間差をもって段階的に出力電圧を補償する。よって、負荷130の動作による出力電圧の電圧降下が緩和される。バイパスコンデンサ266は、バイパスコンデンサ162よりもさらに大きな容量を有することができるので、十分に出力電圧の降下の補償をすることができる。

【0090】

定電圧電源回路200は、補償回路1000および補償回路2000と同様に、さらに追加の補償回路を備えることができる。

【0091】

定電圧電源回路200の周波数特性は、図13と近似するため省略する。ただし、バイパスコンデンサ266、インダクタンス部材286および抵抗器277の付加によって、周波数f1、f4およびf5の周波数値が移動すると考えられる。

【0092】

図15から図17は、本発明における定電圧電源回路のさらに他の実施例を示す。

【0093】

図15は、インダクタンス部材380が定電圧印加回路101と負荷130との間に設けられている定電圧電源回路300を示す。インダクタンス部材380は、高い周波数領域でバイパスコンデンサ160が、定電圧印加回路101から無視される。従って、配線抵抗170とバイパスコンデンサ160とのCR回路の影響が、無くなる。従って、バイパスコンデンサ160の容量を大きくした場合であっても、定電圧電源回路300は、安定した出力電圧を負荷130に印加することができる。

【0094】

図16は、インダクタンス部材480が定電圧印加回路101と負荷130との間に設けられ、かつ抵抗器475がインダクタンス部材480に並列に接続されている定電圧電源回路400を示す。インダクタンス部材480および抵抗器475は、高い周波数領域でバイパスコンデンサ160が、定電圧印加回路101から無視される。従って、配線抵抗170とバイパスコンデンサ160とのCR回路の影響が、無くなる。従って、バイパスコンデンサ160の容量を大きくした場合であっても、定電圧電源回路400は、安定した出力電圧を負荷130に印加することができる。

【0095】

図17は、インダクタンス部材580が定電圧印加回路101と負荷130との間に設けられ、かつ抵抗器575がインダクタンス部材580に並列に接続され、一端を抵抗器575の負荷130側の一端に接続し、他端を定電圧部150に接続されているバイパスコンデンサ560をさらに備える定電圧電源回路500を示す。インダクタンス部材580および抵抗器575は、高い周波数領域でバイパスコンデンサ160およびバイパスコンデンサ560が、定電圧印加回路101から無視される。従って、配線抵抗170とバイパスコンデンサ160、560とのCR回路の影響が無くなる。従って、定電圧電源回路500は、安定し

た出力電圧を負荷130に印加することができる。図1のインダクタンス部材18.4を回路配線にした定電圧電源回路100と実質的に同等である。

【0096】

本発明による実施例により、定電圧電源回路が、負荷に供給される電流の変化に依らず、所定の出力電圧を負荷へ印加できる。また、負荷に供給される電流の変化に依り出力電圧が変動した場合には、帰還回路による出力電圧の帰還が電圧の変動に追従するまでの間、定電圧電源回路が十分に負荷への出力電圧を補うことができる。さらに、半導体集積回路の高速化に伴う高い動作周波数の領域において、定電圧電源回路が安定した出力電圧を負荷へ印加することができる。半導体集積回路の高速化に伴う、高い周波数領域での試験を安定に行える半導体集積回路の試験装置が実施できる。また、半導体集積回路の試験装置の高速化によるスループットを向上することができる。

【0097】

次に、本発明による定電圧電源回路内における補償回路の配置の実施例を記述する。好適実施例である図14の定電圧電源回路200の補償回路1000および2000の配置の実施例を記述する。

【0098】

図18は、負荷130を示す。負荷130は、定電圧電源回路200が出力電圧を印加する電源端子183を有する。負荷130は、例えば、半導体集積回路などの電気的な動作をする装置である。ただし、負荷130は、被試験体であって、本発明による定電圧電源回路または定電圧電源回路基板を構成するものではない。従って、図面において、負荷130は、破線で示される。

【0099】

図19は、負荷130の周辺に配置されたバイパスコンデンサ160、162、266、および定電圧印加回路101の出力が接続される端子190を示す。バイパスコンデンサ160、162、266は、負荷130の四辺を囲むように、それぞれ9個ずつ配置されている。しかし、それぞれのバイパスコンデンサの配置の仕方および個数は、限定されない。例えば、バイパスコンデンサ160、162、266は、棒型、U字型、O字型、L字型等にしてもよい。また、バイ

スコンデンサ160、162、266は、負荷130の上に多層構造として重畠させてもよい。バイパスコンデンサ160は、インダクタンス182を小さくするため電源端子183の側近に配置している。従って、負荷130が小さいほど、バイパスコンデンサ160の大きさが制限される。コンデンサの容量は、電極面積に比例するため、バイパスコンデンサ160の容量も制限される。

【0100】

負荷130からの距離がバイパスコンデンサ160よりも遠い位置に、バイパスコンデンサ162が配置される。負荷130からの距離がバイパスコンデンサ160よりも遠いので、バイパスコンデンサ162はバイパスコンデンサ160よりも電極の面積の大きいコンデンサにことができる。

【0101】

さらに、負荷130からの距離がバイパスコンデンサ160、162よりも遠い位置に、バイパスコンデンサ266が配置される。負荷130からの距離がバイパスコンデンサ160、162よりも遠いので、バイパスコンデンサ266はバイパスコンデンサ160、162よりも電極の面積の大きいコンデンサにことができる。負荷130からの距離がバイパスコンデンサ266よりも遠い位置に、さらに、バイパスコンデンサを追加して配置してもよい。

【0102】

図20は、図19のバイパスコンデンサ等に定電圧印加回路101から負荷130への回路配線を形成した状態を示す。本実施例では、インダクタンス部材180は、回路配線としている。また、回路配線は、負荷130の四辺を囲むようにしてバイパスコンデンサ160の一の電極と接続する梓型部と、その梓型部の回路配線から端子190へ向かって延びる長型部と、を有する。回路配線の梓型部は、長型部に比較してインダクタンスが微小である。従って、インダクタンス部材180のインダクタンスは、定電圧印加回路101からの出力が接続される端子190から回路配線の梓型部までの長型部の配線の長さL1によって決まる。回路配線の形状は、梓型または長型に限定されない。例えば、回路配線の梓型部を円形の梓型にしてもよく、負荷130の上やバイパスコンデンサ160の電極の上を四角型や円型の配線で被覆させてよい。ただし、インダクタンス部材1

80のインダクタンスを保つために、回路配線には細長の部分が含まれることが好ましい。また、回路配線の枠型部をバイパスコンデンサ160の一の電極の上に重畠させるようにしてバイパスコンデンサ160と接続してもよい。

【0103】

図21は、補償回路1000のバイパスコンデンサ162、インダクタンス部材184および抵抗器175を形成した状態を示す。本実施例では、インダクタンス部材184は、回路配線としている。また、回路配線は、負荷130の四辺を囲むようにして形成される枠型部と、その枠型部の回路配線から端子190へ向かって延びる長型部と、を有する。回路配線の枠型部は、長型部に比較してインダクタンスが微小である。さらに、回路配線の枠型部は、バイパスコンデンサ160の一の電極の上に重畠するようにしてバイパスコンデンサ160と接続されている。従って、インダクタンス部材184のインダクタンスは、バイパスコンデンサ162から回路配線の枠型部までの長型部の配線の長さL2によって決まる。回路配線の形状は、枠型または長型に限定されない。例えば、円形の枠型にしてもよく、負荷130上を四角型や円型の配線で被覆させてもよい。ただし、インダクタンス部材184のインダクタンスを保つために、回路配線には細長の部分が含まれることが好ましい。また、回路配線の枠型部を図20の回路配線の枠型部の上に重畠させるようにしてバイパスコンデンサ160と接続してもよい。L2は、L1よりも短いため、インダクタンス部材184のインダクタンスは、インダクタンス部材180のインダクタンスよりも小さい。

【0104】

抵抗器177は、バイパスコンデンサ162と電源端子190との間を接続する。本実施例では、抵抗器175からバイパスコンデンサ162までを低抵抗部材178が接続している。

【0105】

図22は、補償回路2000のバイパスコンデンサ266、インダクタンス部材286および抵抗器277を形成した状態を示す。本実施例では、インダクタンス部材286は、回路配線としている。また、回路配線は、負荷130の四辺を囲むようにして形成される枠型部と、その枠型部の回路配線から端子190へ

向かって延びる長型部と、を有する。回路配線の枠型部は、長型部に比較してインダクタンスが微小である。さらに、回路配線の枠型部は、図21の回路配線の枠型部の上に、即ちバイパスコンデンサ160の一の電極の上に重畠するようにしてバイパスコンデンサ160と接続させている。従って、インダクタンス部材286のインダクタンスは、バイパスコンデンサ162から回路配線の枠型部までの長型部の配線の長さL3によって決まる。回路配線の形状は、枠型または長型に限定されない。例えば、円形の枠型にしてもよく、負荷130上を四角型や円型の配線で被覆させてもよい。ただし、インダクタンス部材286のインダクタンスを保つために、回路配線には細長の部分が含まれることが好ましい。また、回路配線の枠型部を図20の回路配線の枠型部の上に、重畠させるようにしてバイパスコンデンサ160と接続してもよい。L3は、L1よりも短く、L2よりも長い。従って、インダクタンス部材286のインダクタンスは、インダクタンス部材180のインダクタンスよりも小さく、インダクタンス部材184のインダクタンスよりも大きい。

【0106】

抵抗器277は、バイパスコンデンサ162と電源端子190との間を接続する。

本実施例のように、補償回路は、回路配線同士を重畠して形成してもよい。また、補償回路は、回路配線をバイパスコンデンサの電極上に重畠させて形成してもよい。さらに、補償回路は、回路配線を負荷上に重畠させて形成してもよい。このとき、絶縁部材を挟むようにして重畠させることによって、回路配線、バイパスコンデンサまたは負荷は電気的に絶縁されながら、重畠させることができる。また、絶縁部材を挟むことなしに重畠させることによって、回路配線、バイパスコンデンサまたは負荷は電気的に接続されながら、重畠させることもできる。さらに、他の構成の補償回路は、当業者にとって容易に想到することができる。

【0107】

本実施例のように、回路配線、バイパスコンデンサ、負荷または抵抗を互いに重畠させて構成してもよい。しかし、回路配線、バイパスコンデンサ、負荷または抵抗を互いに重畠させることなく横並びに配置してもよい。また、回路配線は

单一の材料で構成してもよく、複数の種類の材料を繋げて形成してもよい。回路配線には、例えば、金属、ポリシリコンなどが使用される。具体的には、Al-Si、Al-Si-Cu、Cu、Au、Ag、Pt、ドーピングされたポリシリコンなどが使用される。また、絶縁部材の材料には、グラスなどが使用される。抵抗器も、材料に限定することなく、所望の抵抗値を得られる材料で形成できる。

【0108】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更又は改良を加えることができる。その様な変更又は改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【0109】

【発明の効果】

上記説明から明らかなように、本発明によれば、定電圧電源回路が、負荷に供給される電流の変化に依らず、所定の出力電圧を負荷へ印加できる。

【0110】

また、負荷に供給される電流の変化に依り出力電圧が変動した場合には、帰還回路による出力電圧の帰還が電圧の変動に追従するまでの間、定電圧電源回路が十分に負荷への出力電圧を補うことができる。

【0111】

さらに、半導体集積回路の高速化に伴う高い動作周波数の領域において、定電圧電源回路が安定した出力電圧を負荷へ印加することができる。

【0112】

さらに、半導体集積回路の試験装置が、半導体集積回路の高速化に伴う高い周波数領域での試験を安定に行える。また、半導体集積回路の試験装置の高速化によりスループットが上がる。

【図面の簡単な説明】

【図1】本発明の一実施例における定電圧電源回路の図。

【図2】電源から演算増幅器を介して負荷に定電圧を印加する定電圧電源回路の図。

【図3】演算増幅器の周波数特性の概略図。

【図4】電流測定用抵抗器とバイパスコンデンサとを有するCR回路の図。

【図5】図4のCR回路の周波数特性の概略図。

【図6】電流測定用抵抗器とバイパスコンデンサとのCR回路を有し、かつ電源から演算増幅器を介して負荷に定電圧を印加する定電圧電源回路の図。

【図7】図6の定電圧電源回路の周波数特性の概略図。

【図8】図6に示す定電圧電源回路に、さらに位相補正用コンデンサを設けた定電圧電源回路の図。

【図9】図8の定電圧電源回路の周波数特性の概略図。

【図10】図8の定電圧電源回路と同等の定電圧電源回路の図。

【図11】図10の定電圧電源回路の周波数特性の概略図。

【図12】図10の定電圧電源回路の周波数特性の概略図。

【図13】第1の補償回路を備え、インダクタンス部材を利用した図1の定電圧電源回路の周波数特性の概略図。

【図14】本発明の他の実施例における定電圧電源回路の図。

【図15】インダクタンス部材が定電圧印加回路と負荷との間に設けられている定電圧電源回路の図。

【図16】インダクタンス部材が定電圧印加回路と負荷との間に設けられ、かつ抵抗器がインダクタンス部材に並列に接続されている定電圧電源回路の図。

【図17】インダクタンス部材が定電圧印加回路と負荷との間に設けられ、かつ抵抗器がインダクタンス部材に並列に接続され、一端を抵抗器の負荷側の端に接続し、他端を定電圧部に接続されているバイパスコンデンサをさらに備える定電圧電源回路の図。

【図18】負荷の図。

【図19】負荷の周辺に配置されたバイパスコンデンサおよび定電圧印加回路の出力が接続される端子の図。

【図20】図19のバイパスコンデンサ等に定電圧印加回路から負荷への回路配線を形成した状態の図。

【図21】補償回路のバイパスコンデンサ、インダクタンス部材および抵抗

器を形成した状態の図。

【図22】第2の補償回路のバイパスコンデンサ、インダクタンス部材および抵抗器を形成した状態の図。

【符号の説明】

100、200、300、400、500 定電圧電源回路

101 定電圧印加回路

110 電源

120 演算増幅器

130 負荷

140 帰還回路

174、175、176、277、475、575 抵抗器

172 電流測定用抵抗器

160、162、266、560 バイパスコンデンサ

164 位相補正用コンデンサ

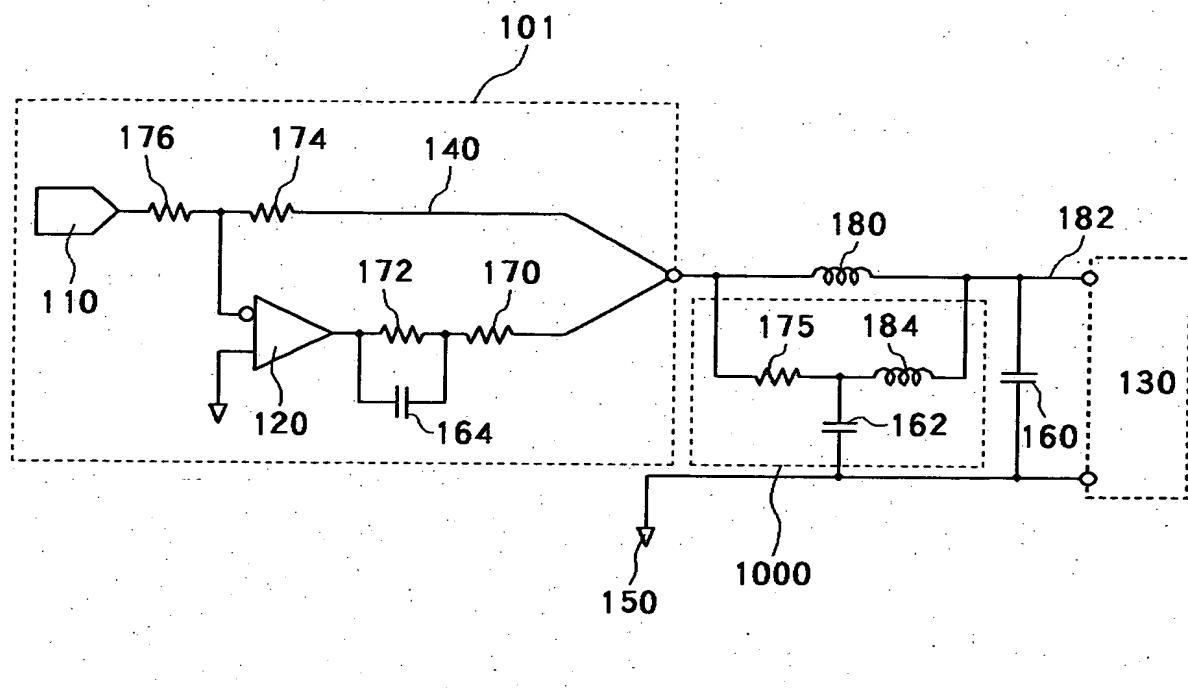
180、184、286、380、480、580 インダクタンス部材

1000、2000 補償回路

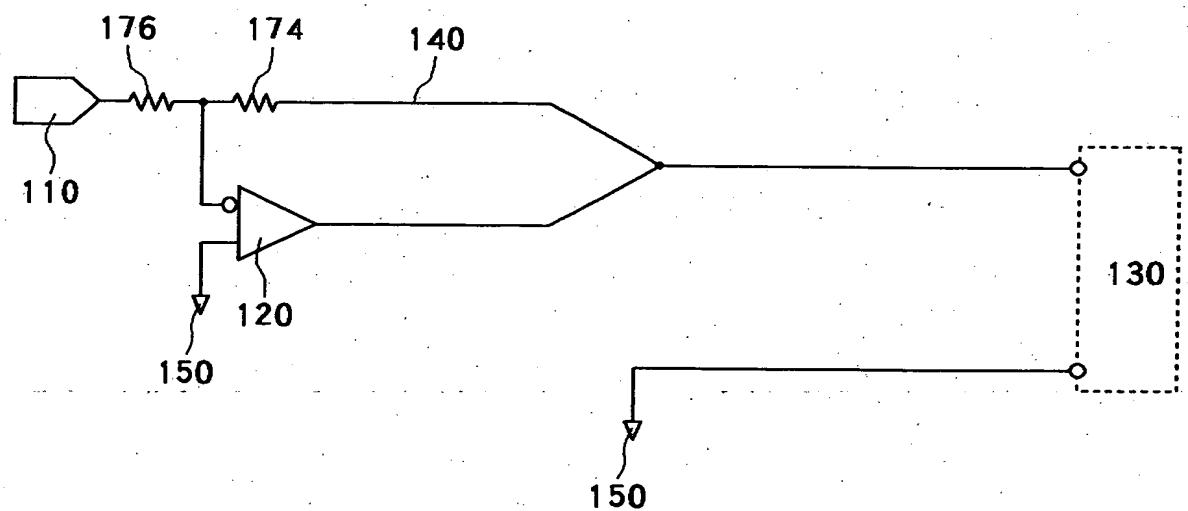
150 定電位部

【書類名】 図面

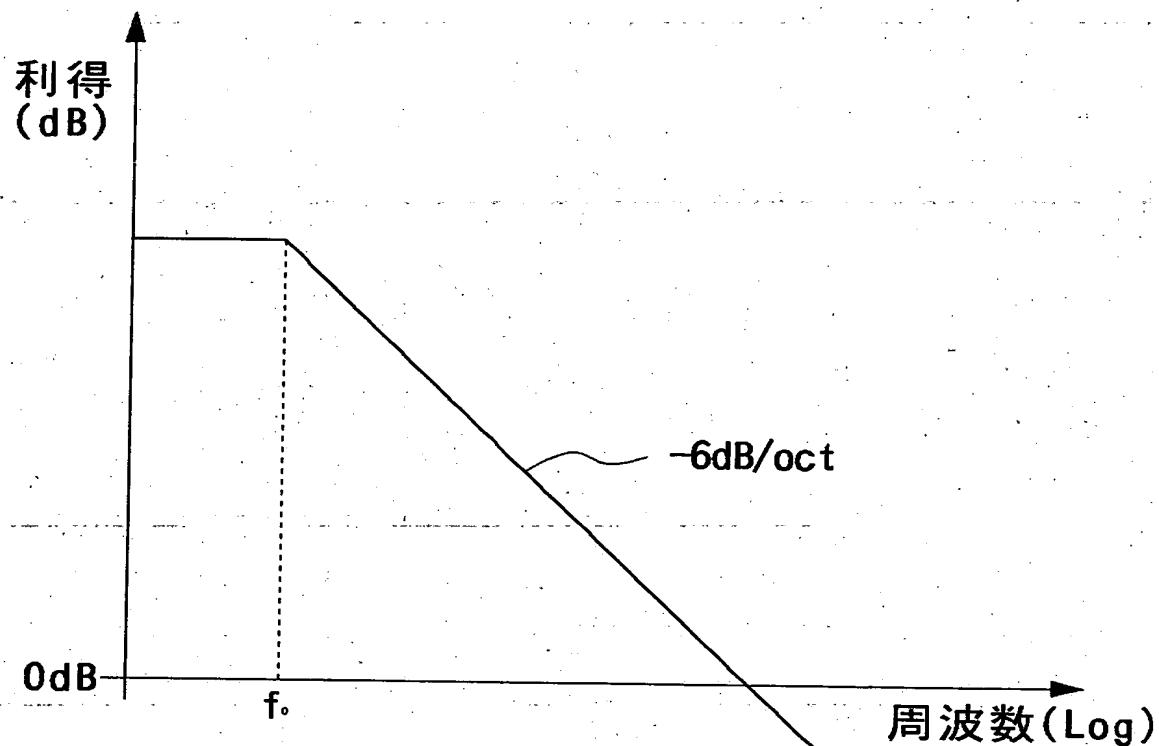
【図1】

100

【図2】

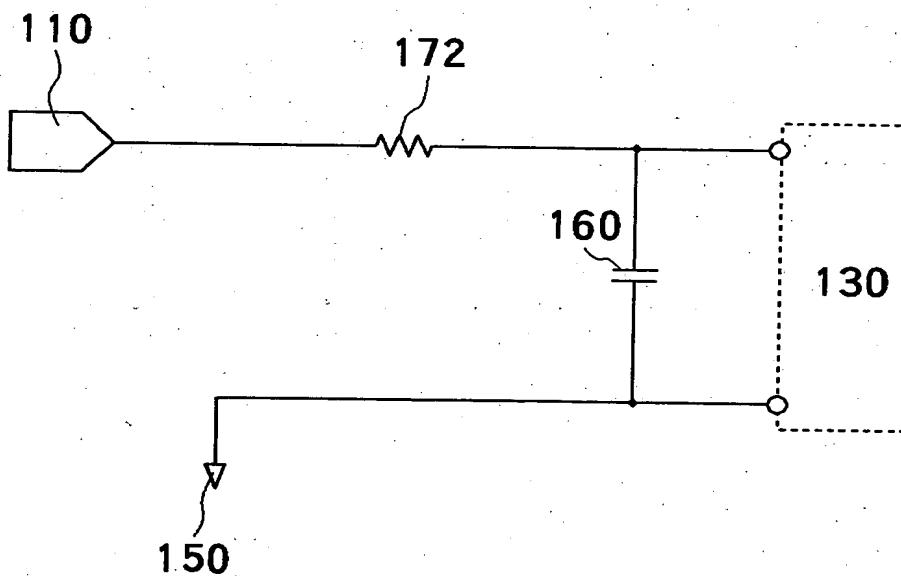


【図3】

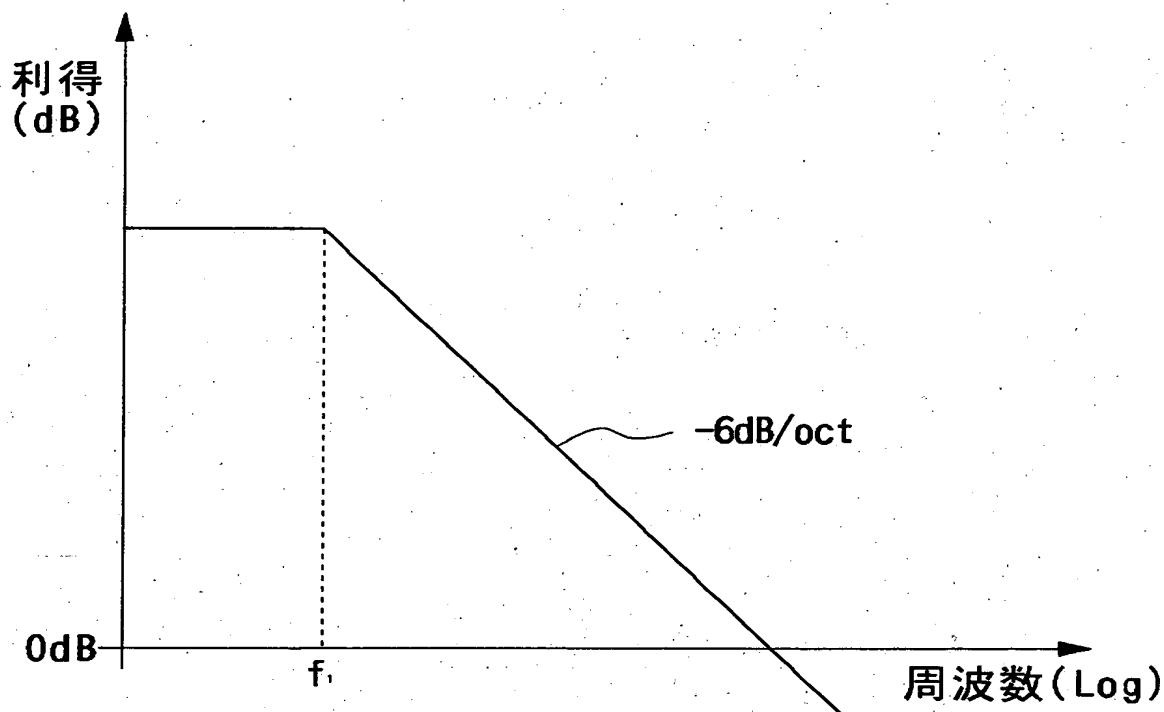


演算増幅器の周波数特性

【図4】

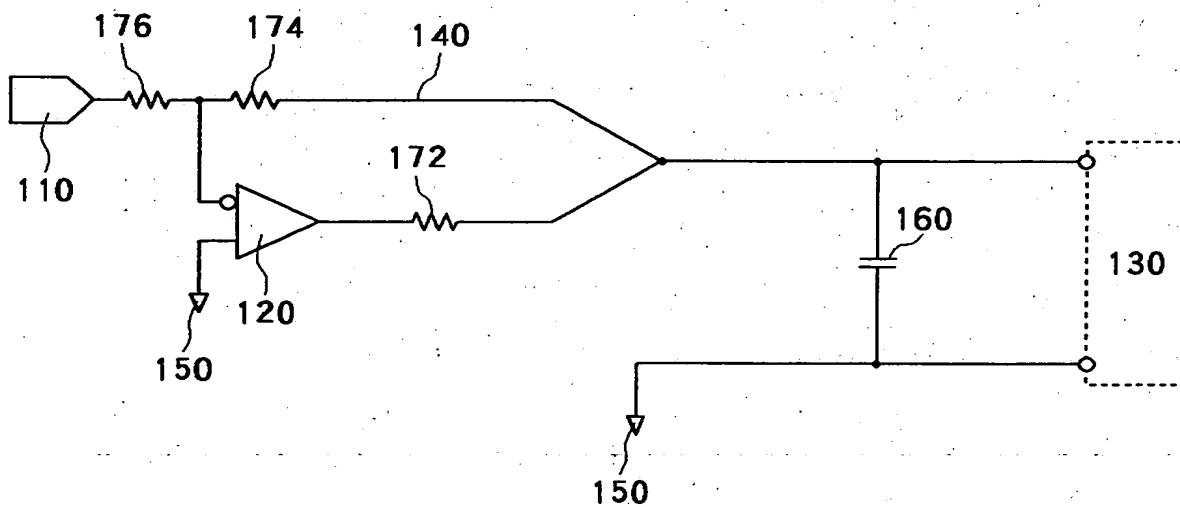


【図5】

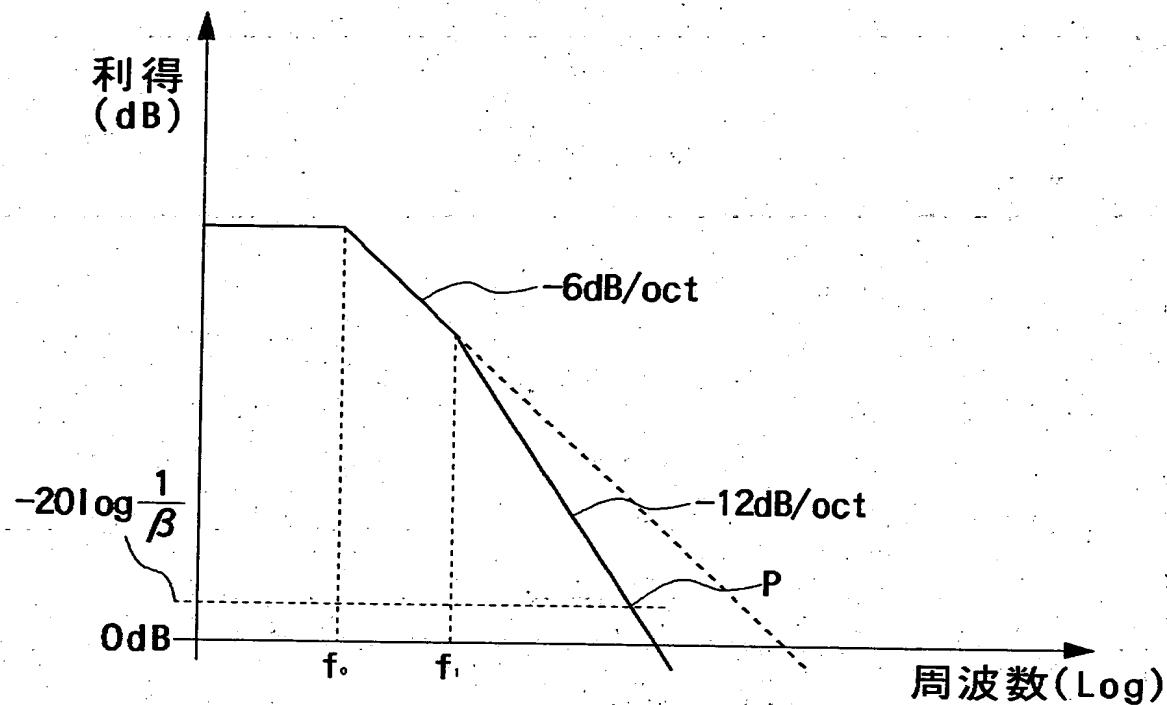


CR回路の周波数特性

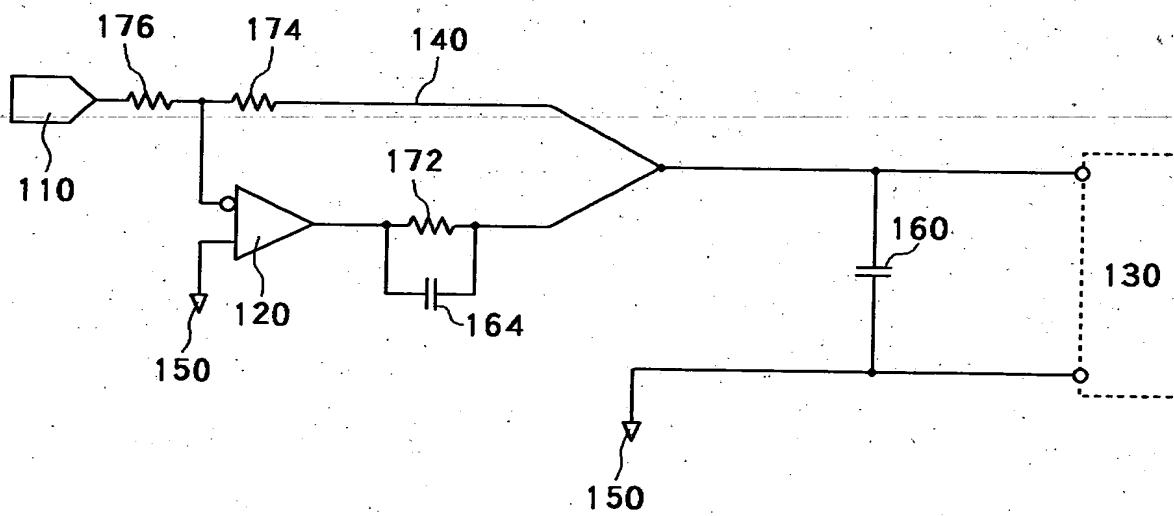
【図6】



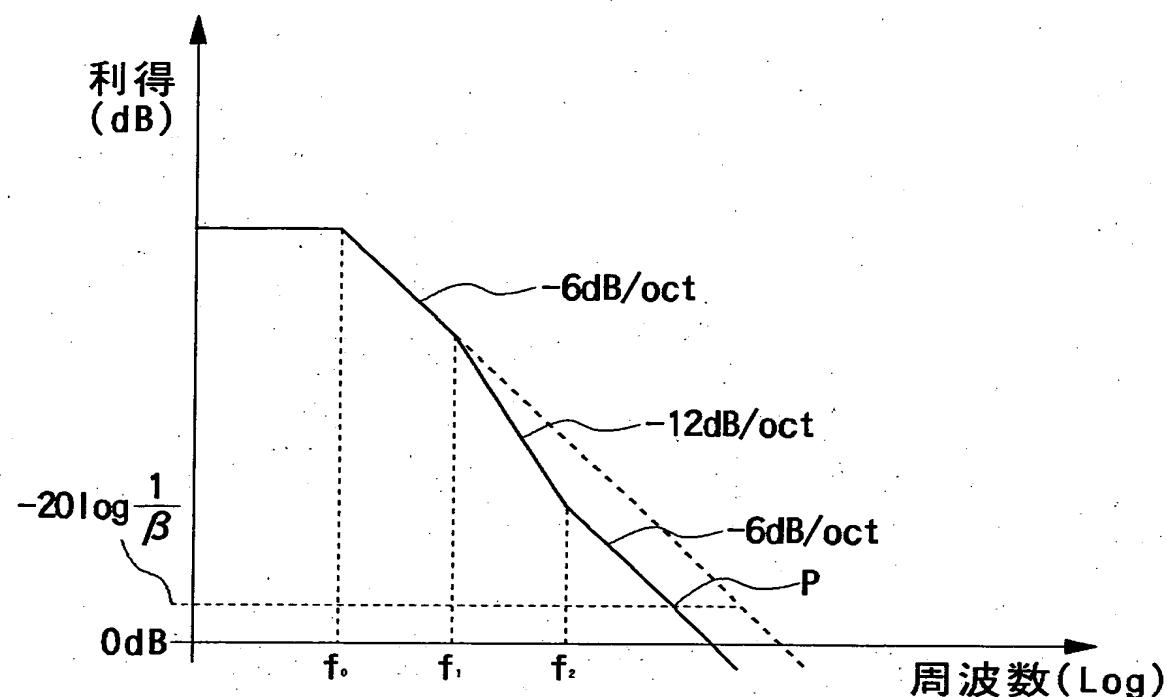
【図7】



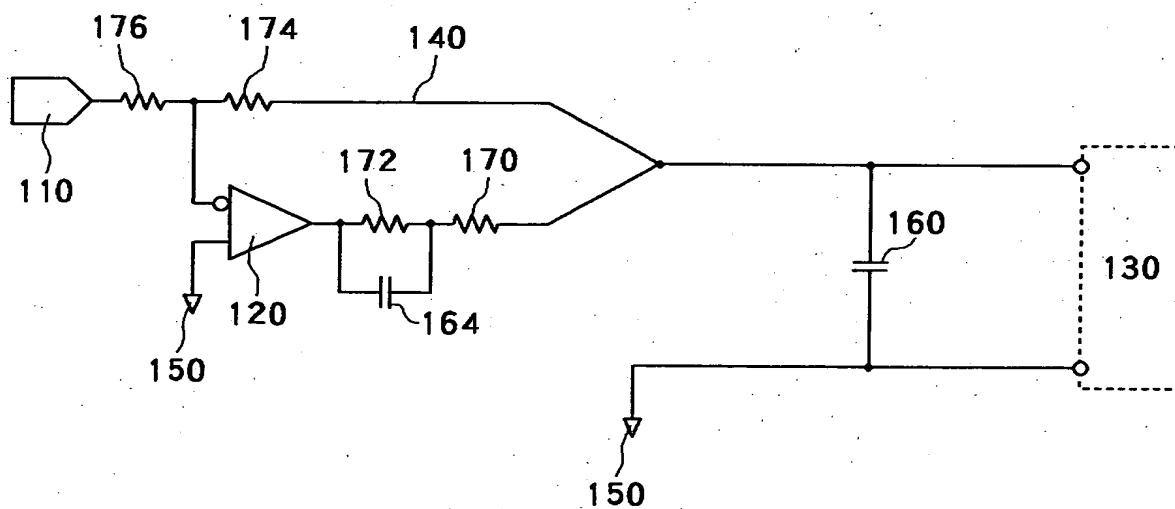
【図8】



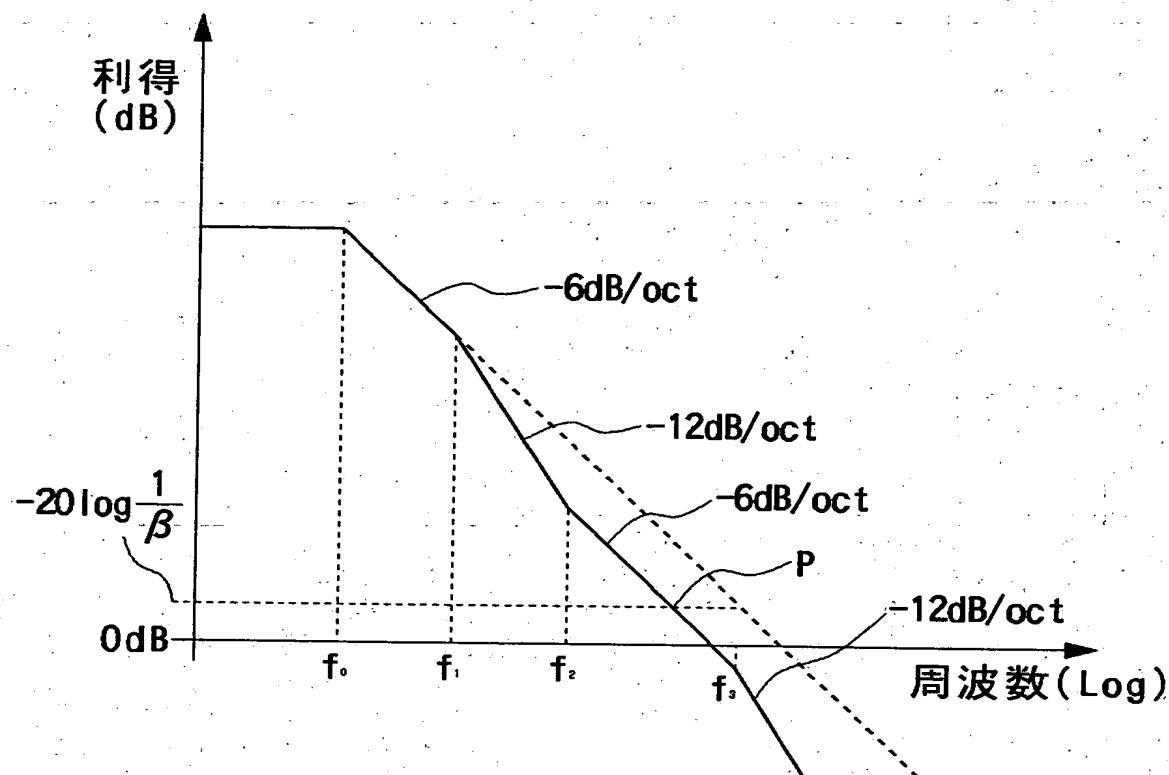
【図9】



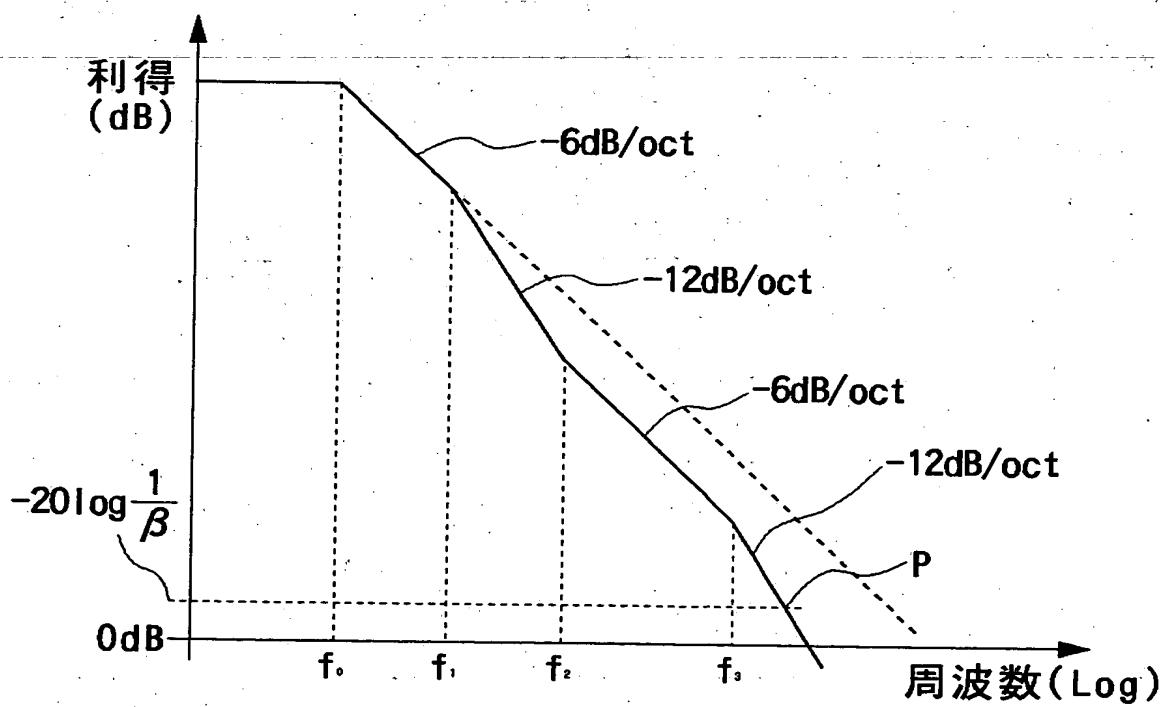
【図10】



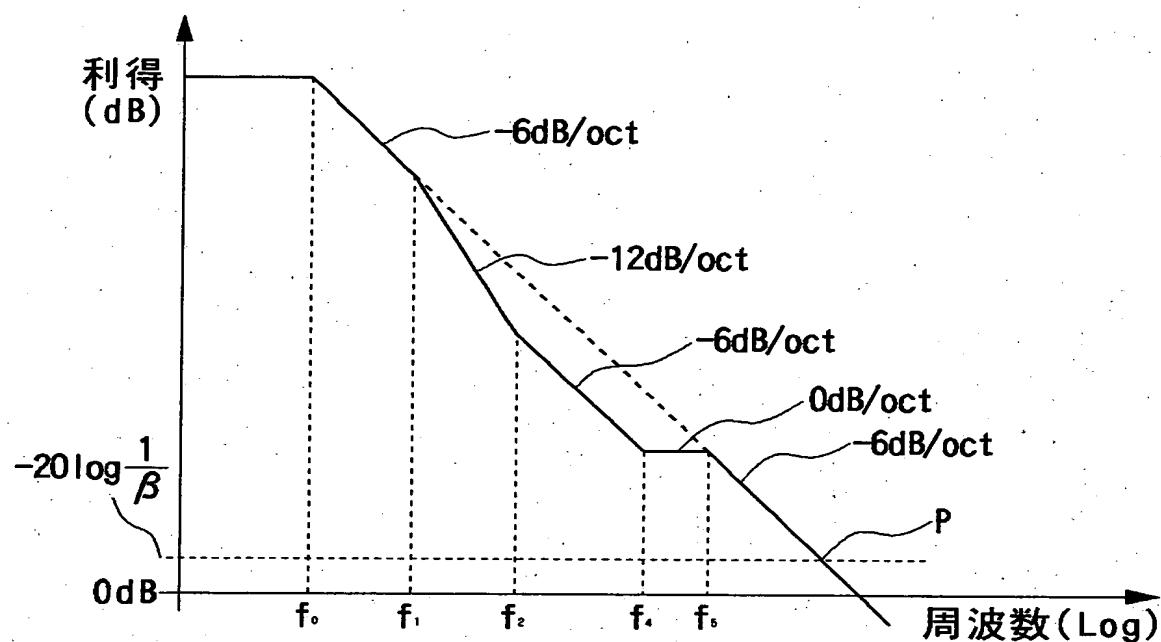
【図11】



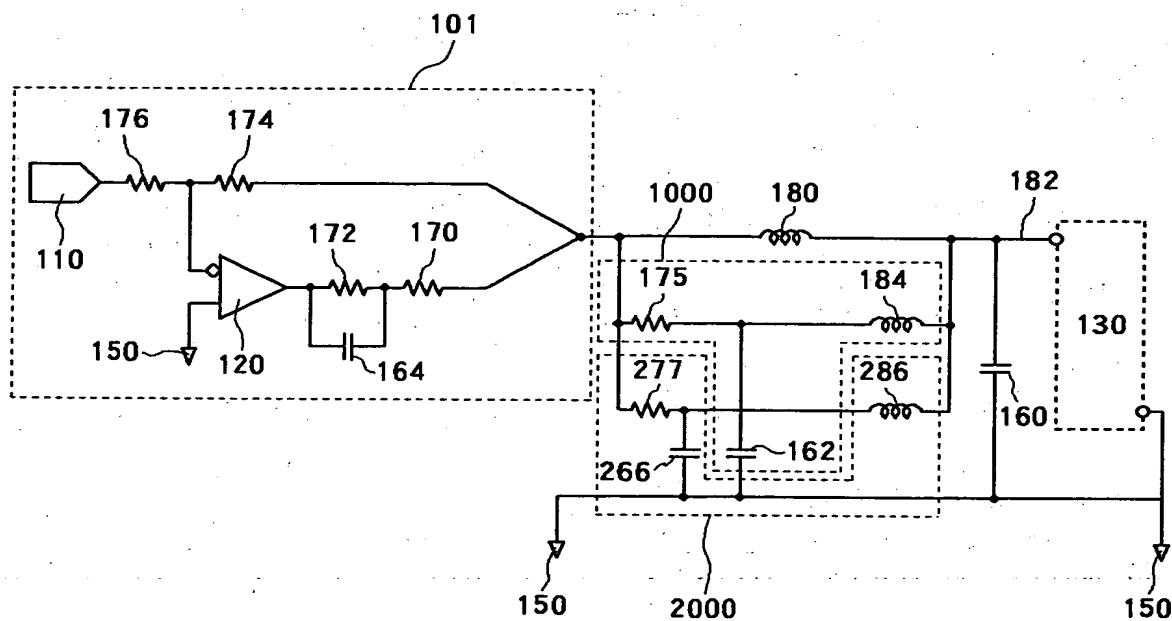
【図12】



【図13】

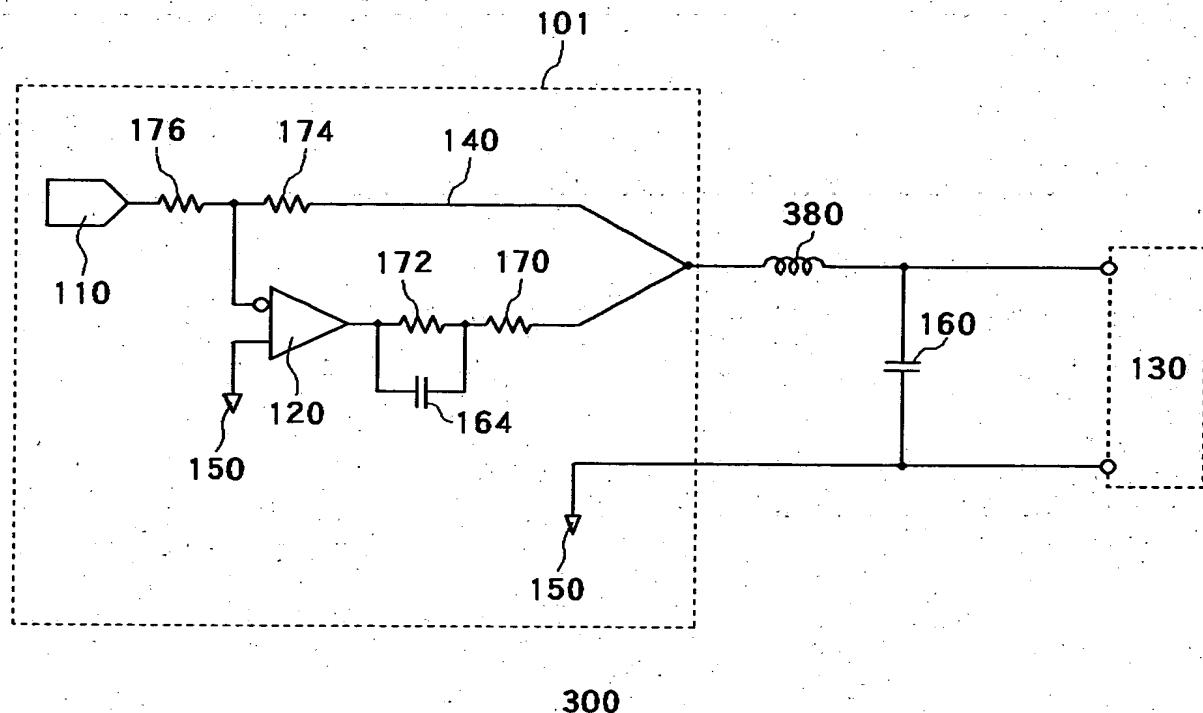


【図14】

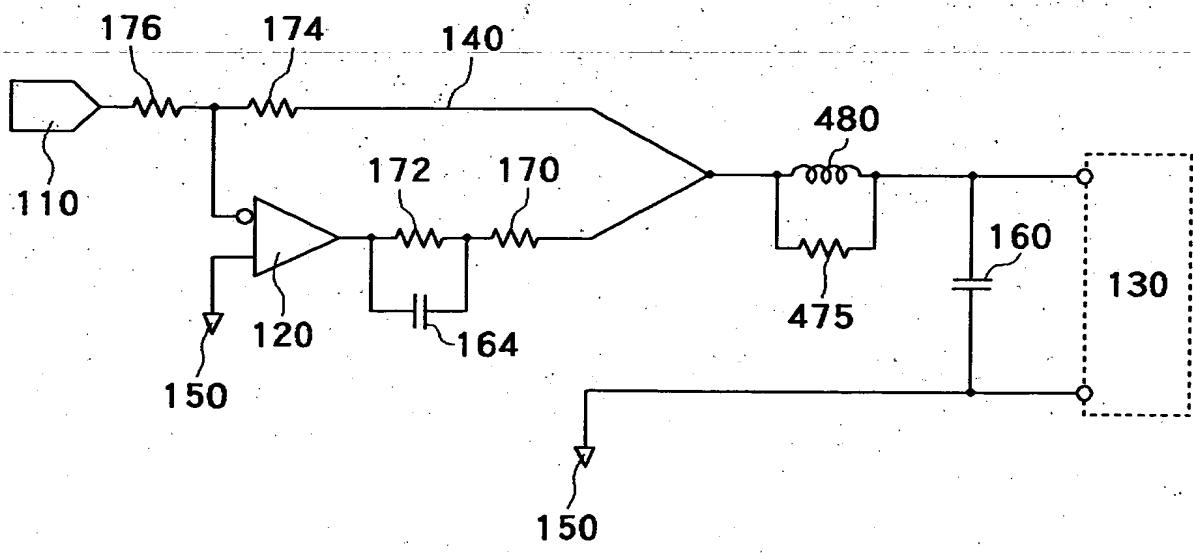


200

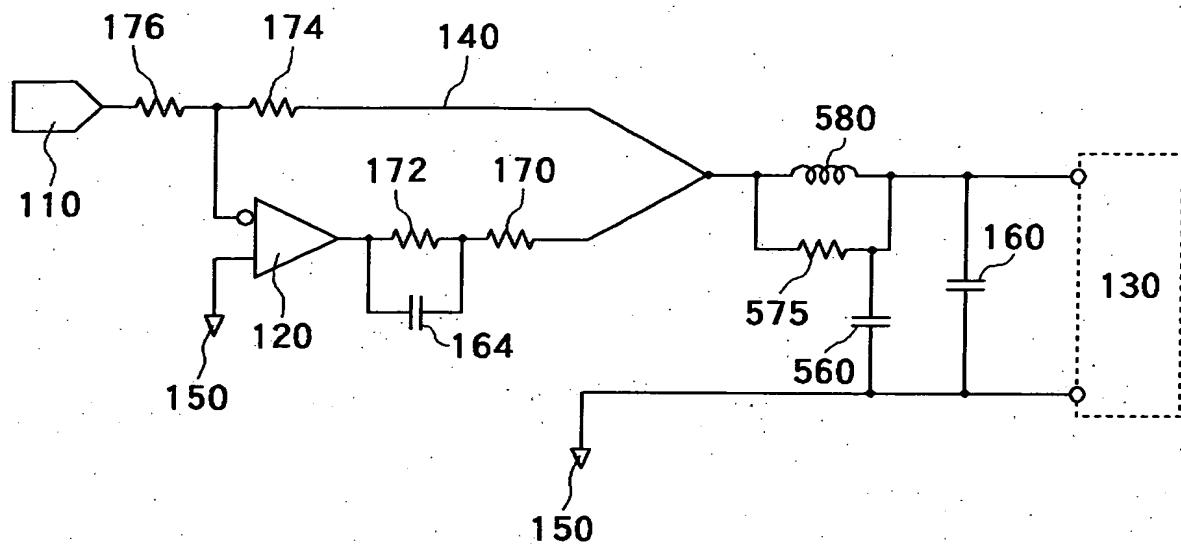
【図15】



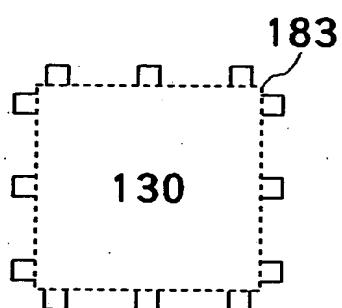
【図16】



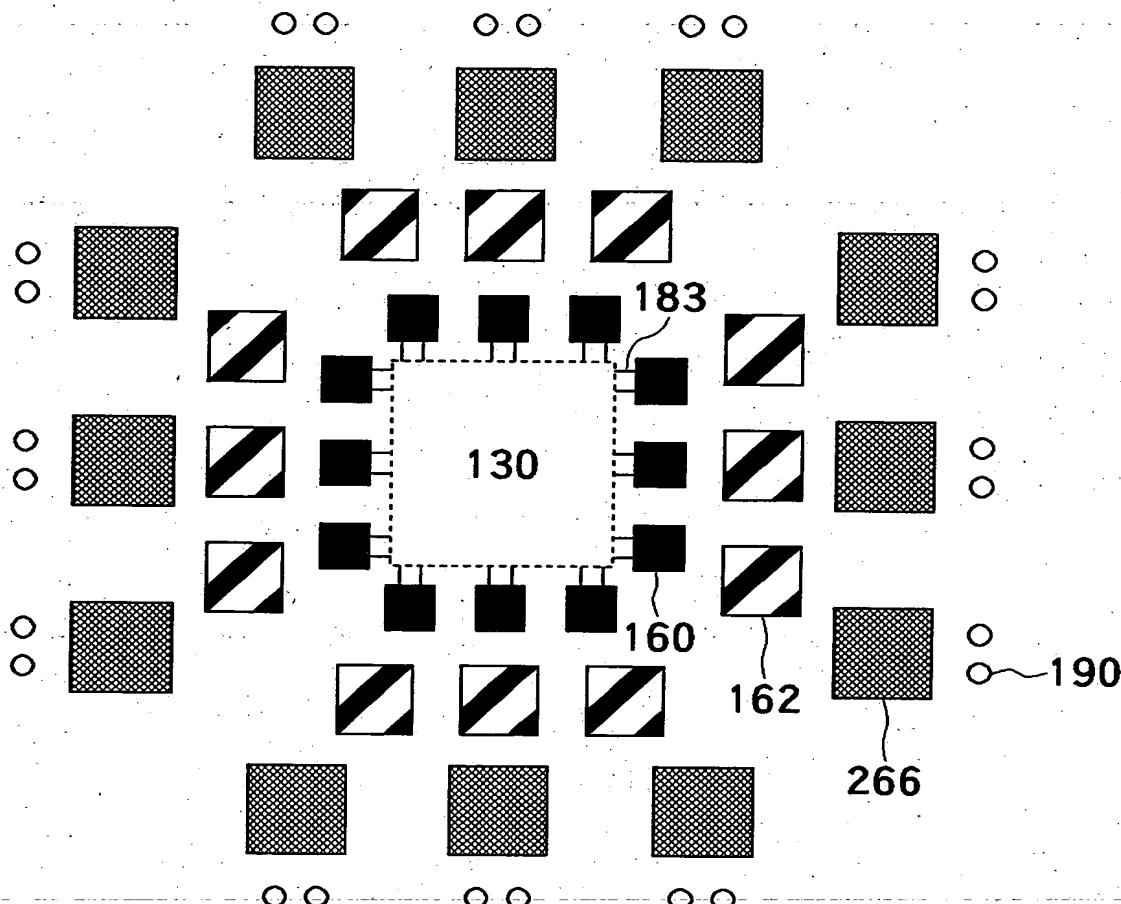
【図17】

500

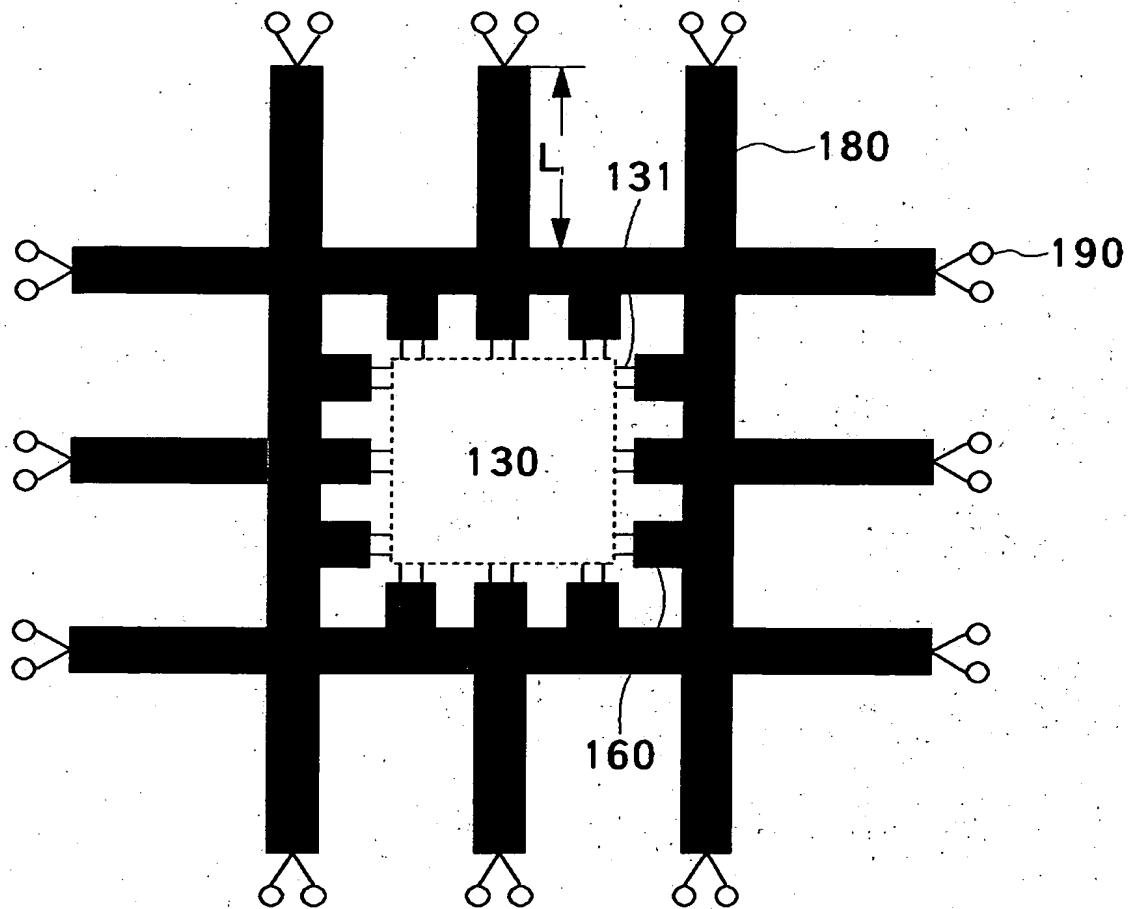
【図18】



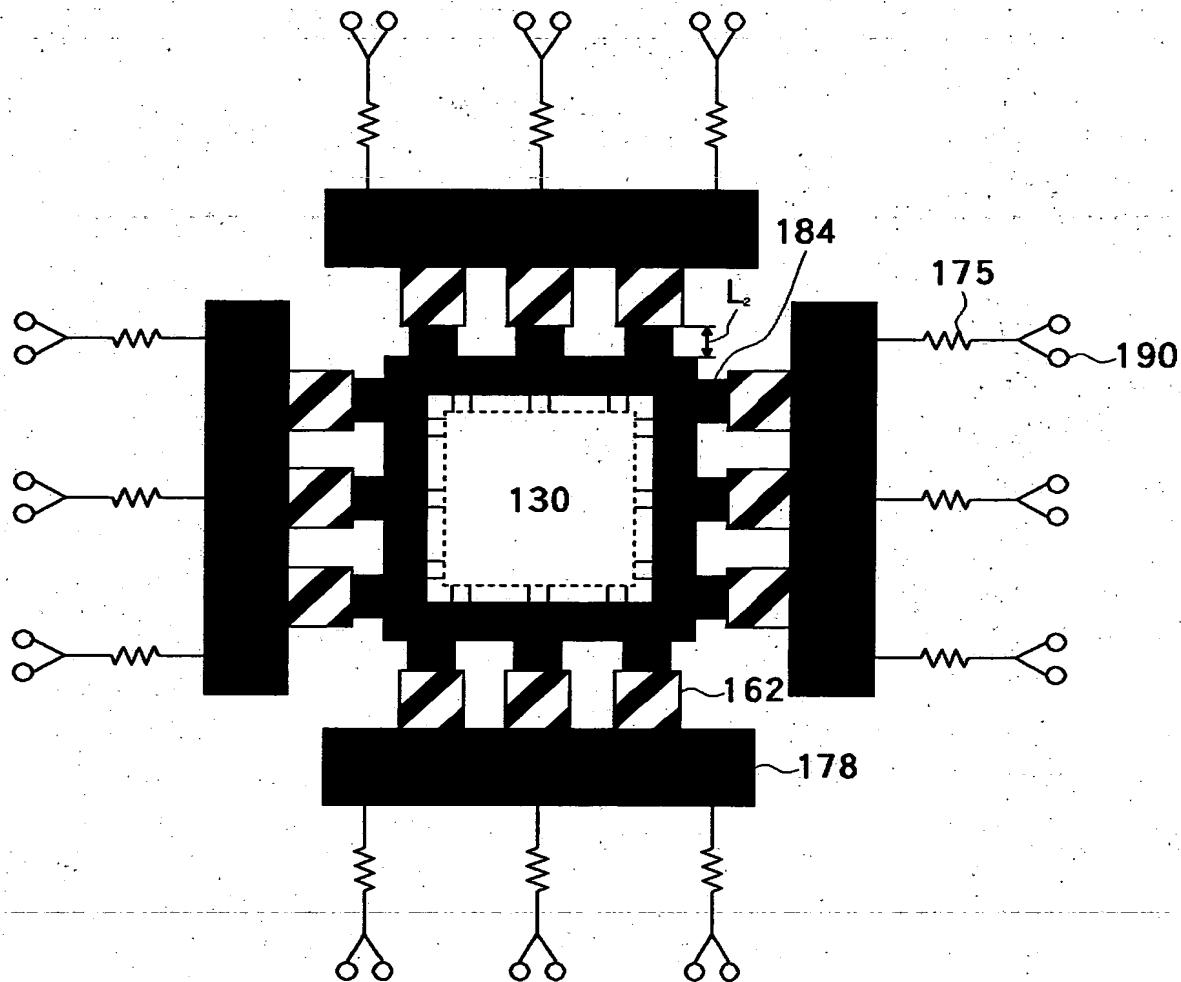
【図19】



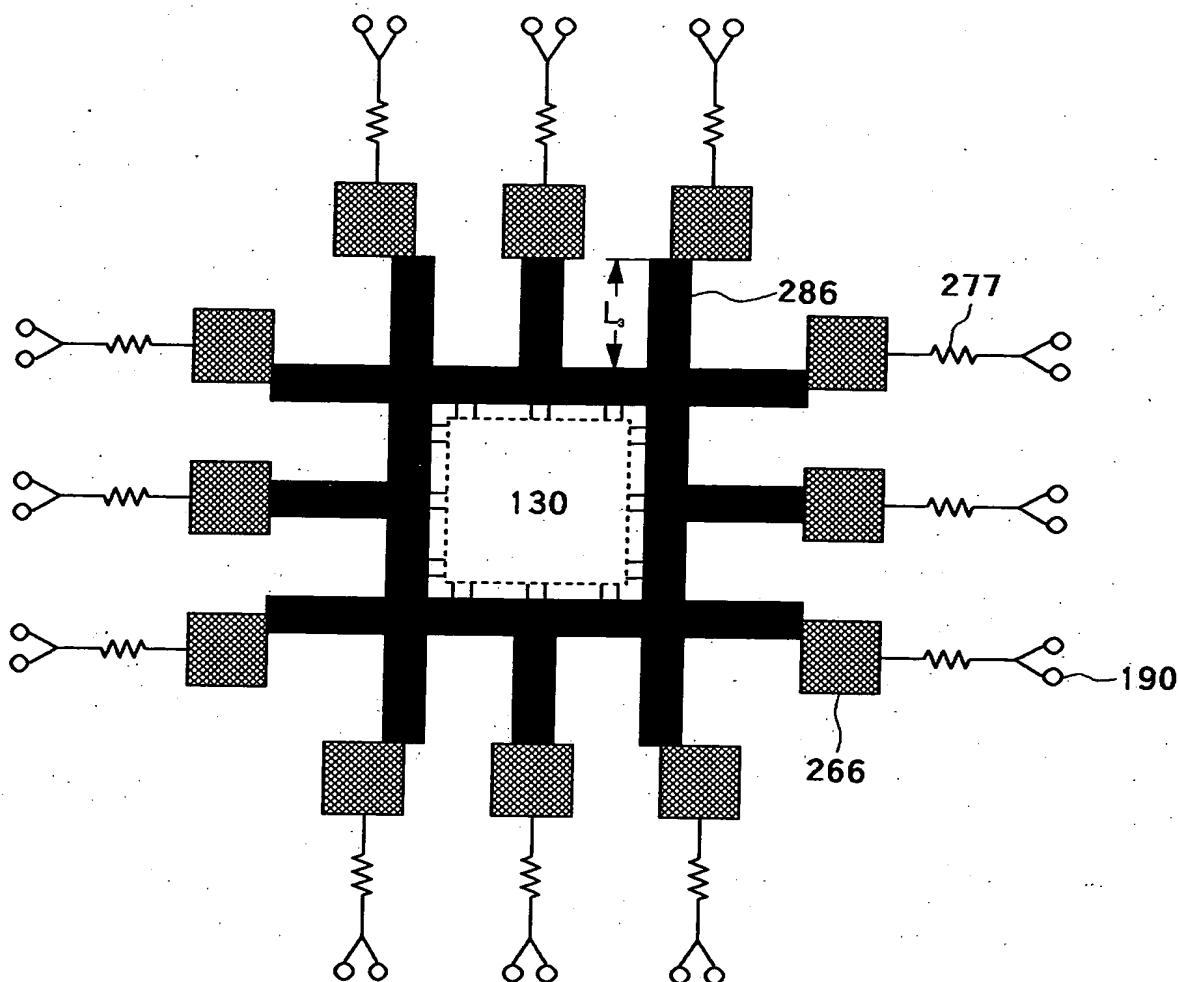
【図20】



【図21】



【図22】



【書類名】 要約書

【要約】

【課題】 半導体集積回路の高速化に伴う高い周波数領域での試験を安定に行える半導体集積回路の試験装置に使用される定電圧電源回路を提供する。

【解決手段】 負荷に対して電圧を印加する演算増幅器と出力電圧を演算増幅器に帰還させる帰還回路とを有する定電圧印加回路、定電圧印加回路および負荷の間に設けられた第1インダクタンス部材並びに、第1インダクタンス部材と負荷との間に一端が接続され、定電位部に他端が接続される第1バイパスコンデンサ、を備える定電圧電源回路において、それぞれの一端が互いに接続された第2抵抗器、第2インダクタンス部材および第2バイパスコンデンサを有する補償回路をさらに備え、第2抵抗器の他端が第1インダクタンス部材の定電圧印加回路側へ接続され、第2インダクタンス部材の他端が第1インダクタンス部材の負荷側へ接続され、第2バイパスコンデンサの他端が定電位部に接続されている。

【選択図】 図14

出願人履歴情報

識別番号 [390005175]

1. 変更年月日 1990年10月15日

[変更理由] 新規登録

住 所 東京都練馬区旭町1丁目32番1号

氏 名 株式会社アドバンテスト

NO PAGE BLANK (USPTO)